

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-331883

(43)Date of publication of application : 13.12.1996

(51)Int.Cl.

H02P 6/08

H02P 6/18

(21)Application number : 08-002690

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 10.01.1996

(72)Inventor : SHINKAWA OSAMU

UETAKE AKIHITO

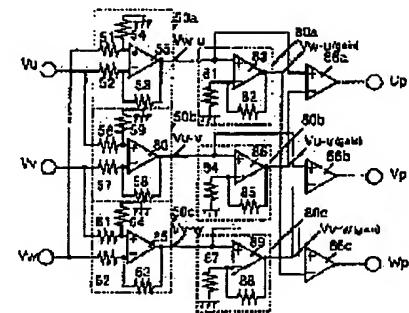
(30)Priority

Priority number : 07 76711 Priority date : 31.03.1995 Priority country : JP

(54) DRIVER OF BRUSHLESS DC MOTOR

(57)Abstract:

PURPOSE: To detect a rotor position always accurately without being influenced by the variation of a rotation frequency and a load by a method wherein the rotor position is detected in accordance with line voltages between armature windings.



CONSTITUTION: Line voltage generators 50a-50c generate line voltages between armature windings in accordance with terminal voltages Vu, Vv and Vw. The line voltages are amplified by amplifiers 80a-80c. A comparator 66a compares the output of the line voltage generator 50a with the output of the amplifier 80b. A comparator 66b compares the output of the line voltage generator 50b with the output of time amplifier 80c. A comparator 66c compares the output of the line voltage generator 50c with the output of the amplifier 80a. The outputs of the respective comparators 66a-66c are used as rotor position detection outputs. With this constitution, the rotor position can be detected always accurately without being influenced by the variation of a rotation frequency and a load.

LEGAL STATUS

[Date of request for examination] 11.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-331883

(43)公開日 平成8年(1996)12月13日

(51)Int.CL⁶
H 02 P 6/08
6/18

識別記号

府内整理番号

P I

H 02 P 6/02

技術表示箇所

371J
371S

審査請求 未請求 請求項の数12 OL (全 25 頁)

(21)出願番号 特願平8-2690
(22)出願日 平成8年(1996)1月10日
(31)優先権主張番号 特願平7-76711
(32)優先日 平7(1995)3月31日
(33)優先権主張国 日本 (JP)

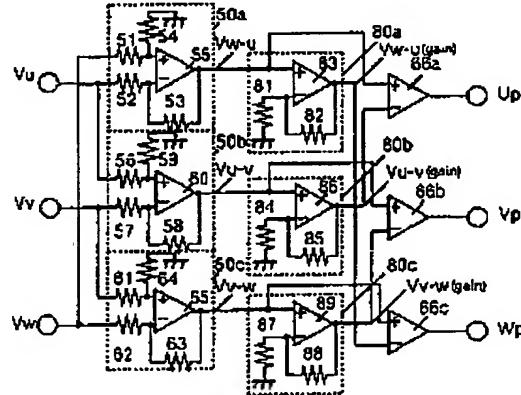
(71)出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72)発明者 新川 修
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内
(72)発明者 植竹 昭仁
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 ブラシレスDCモータの駆動装置

(57)【要約】

【課題】常に正確なロータ位置での検出を行うロータ位置検出手段によって、ブラシレスDCモータの運転範囲を簡単に拡大させることができるブラシレスDCモータの駆動装置を提供する。

【解決手段】ブラシレスDCモータの駆動装置のロータ位置検出手段44は、端子電圧に基づいて線間電圧を生成する線間電圧生成手段50a～50cと、線間電圧生成手段50a～50cからの信号を増幅する増幅手段80a～80cと、線間電圧変換手段50aからの信号と増幅手段80bからの信号を比較する比較手段66aと、線間電圧変換手段50bからの信号と増幅手段80cからの信号を比較する比較手段66bと、線間電圧変換手段50cからの信号と増幅手段80aからの信号を比較する比較手段66cにより構成される。



(2)

特開平8-331883

1

【特許請求の範囲】

【請求項1】 3相の電機子巻き線U、V、Wをスター結線したステータと、永久磁石によって磁極対を構成するロータと、複数個の半導体スイッチング素子を備えた120度通電型のインバータと、前記ステータの電機子巻き線端に発生する端子電圧を検出し前記ロータの磁極位置に対応する信号を生成するロータ位置検出手段と、前記ロータ位置検出手段からの信号に基づいて、前記インバータでPWMチャップ制御による速度調整を行う駆動制御手段とを有するブラシレスDCモータの駆動装置において、

前記ロータ位置検出手段は、前記ステータの電機子巻き線端の端子電圧に基づいて、電機子巻き線W-U間の線間電圧V_{w-u}を生成する第1の線間電圧生成手段と、電機子巻き線U-V間の線間電圧V_{u-v}を生成する第2の線間電圧生成手段と、

電機子巻き線V-W間の線間電圧V_{v-w}を生成する第3の線間電圧生成手段と、

前記第1の線間電圧生成手段から出力された線間電圧V_{w-u}に関する信号を増幅する第1の増幅手段と、

前記第2の線間電圧生成手段から出力された線間電圧V_{u-v}に関する信号を増幅する第2の増幅手段と、

前記第3の線間電圧生成手段から出力された線間電圧V_{v-w}に関する信号を増幅する第3の増幅手段と、

前記線間電圧V_{w-u}に関する信号と前記第2の増幅手段から出力された信号とを比較する第1の比較手段と、前記線間電圧V_{u-v}に関する信号と前記第3の増幅手段から出力された信号とを比較する第2の比較手段と、前記線間電圧V_{v-w}に関する信号と前記第1の増幅手段から出力された信号とを比較する第3の比較手段と、前記第1の比較手段と、前記第2の比較手段と、前記第3の比較手段とを有することを特徴とするブラシレスDCモータの駆動装置。

【請求項2】 前記ステータの電機子巻き線を流れる電流のd-q座標系におけるq軸に対する位相角を電流位相角θとした場合、前記ロータ位置検出手段は、前記電流位相角θが電気角で30度以上進んだ所定の前記ロータの磁極位置を検出するよう構成されている請求項1に記載のブラシレスDCモータの駆動装置。

【請求項3】 前記第1の比較手段は、前記線間電圧V_{w-u}に関する信号が前記第2の増幅手段から出力された信号より大の場合にハイレベルの信号を出し、前記第2の比較手段は、前記線間電圧V_{u-v}に関する信号が前記第3の増幅手段から出力された信号より大の場合にハイレベルの信号を出し、前記第3の比較手段は、前記線間電圧V_{v-w}に関する信号が前記第1の増幅手段から出力された信号より大の場合にハイレベルの信号を構成されている請求項1または2に記載のブラシレスDCモータの駆動装置。

【請求項4】 前記ロータ位置検出手段は、モータ印加電圧を判別する印加電圧判別手段と、この印加電圧判別

手段からの信号に基づいて前記第1、第2、および第3の増幅手段のゲインを変える、第1、第2および第3のゲイン切り替え手段とを有する請求項1ないし3のいずれかに記載のブラシレスDCモータの駆動装置。

【請求項5】 前記ロータ位置検出手段は、モータ印加電圧を判別するn個（nは2以上の整数）の印加電圧判別手段と、この印加電圧判別手段からの信号に基づいて前記第1、第2および第3の増幅手段のゲインを変える、n個のゲイン切り替え手段とを有する請求項1ないし3のいずれかに記載のブラシレスDCモータの駆動装置。

【請求項6】 前記印加電圧判別手段に、ヒステリシス回路が付設されている請求項4または5に記載のブラシレスDCモータの駆動装置。

【請求項7】 前記駆動制御手段は、前記ロータ位置検出手段からの信号を、PWMチャップ制御のチャップオン時に合わせて検出するチャップオン検出手段と、前記チャップオン検出手段からの信号を開放相に合わせて選択する開放相選択手段と、前記開放相選択手段からの信号に基づいて所定のエッジを検出するエッジ検出手段とを有する請求項1ないし6のいずれかに記載のブラシレスDCモータの駆動装置。

【請求項8】 前記ロータ位置検出手段により所定の前記ロータの磁極位置が検出されたとき、この検出に同期して、転流信号を出力するよう構成されている請求項1ないし7のいずれかに記載のブラシレスDCモータの駆動装置。

【請求項9】 前記ロータ位置検出手段により所定の前記ロータの磁極位置が検出されたときから、前記ロータが所定の位相シフト量回転した後に、転流信号を出力するよう構成されている請求項1ないし7のいずれかに記載のブラシレスDCモータの駆動装置。

【請求項10】 前記位相シフト量を設定するシフト量設定手段を有する請求項9に記載のブラシレスDCモータの駆動装置。

【請求項11】 前記シフト量設定手段による位相シフト量の設定は、少なくとも前記ロータの回転数に応じて変更される請求項10に記載のブラシレスDCモータの駆動装置。

【請求項12】 前記シフト量設定手段による位相シフト量の設定は、前記ロータの回転数およびモータ電流に応じて変更される請求項10に記載のブラシレスDCモータの駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ブラシレスDCモータの駆動装置に関する。

【0002】

【従来の技術】 従来の位置センサレスブラシレスDCモータの駆動装置を説明する。図1は、従来の位置センサ

(3)

特開平8-331883

4

3

レスブラシレスDCモータの駆動装置を示すブロック図である。

【0003】同図に示すように、従来の位置センサレスブラシレスDCモータの駆動装置は、整流回路2、6個の半導体スイッチング素子で構成された120度通電型の電圧型インバータ（インバータ）3、ブラシレスDCモータ4、ロータ位置検出手段5および駆動制御手段7で構成されている。

【0004】インバータ3の入力端には、商用電源1から整流回路2によって整流平滑された直流電源が供給されている。また、インバータ3の出力端は、ブラシレスDCモータ4のステータ電機子巻き線に接続され、前記直流電源を導通、遮断することによって、ブラシレスDCモータ4を回転させるようになっている。

【0005】ブラシレスDCモータ4は、多相の電機子巻き線をスター結線したステータと、永久磁石によって磁極対を構成するロータとで構成され、ロータが回転することによってステータ電機子巻き線端6に逆起電力が発生する。

【0006】ロータ位置検出手段5には、ステータ電機子巻き線端6から前記逆起電力が入力され、そのロータ位置検出手段5により、ロータの位置検出が行われ、パルス信号として駆動制御手段7に入力される。

【0007】駆動制御手段7は、インバータドライブ回路8、出力パターン発生回路9およびPWM制御回路10で構成される。

【0008】出力パターン発生回路9は、ロータ位置検出手段5から入力された検出タイミングに合わせ、インバータ3の各スイッチング素子のゲートを駆動するパターンを決定する。さらに、出力パターン発生回路9は、このパターンと、回転数指令11に従ってPWMチョッパ制御の導通、遮断のデューティ比を決定するPWM制御回路10の出力とを合成して信号を生成し、その信号をインバータドライブ回路8に入力する。そして、このインバータドライブ回路8により、インバータ3の各ゲートが駆動される。

【0009】次に、前記従来の位置センサレスブラシレスDCモータの駆動装置のロータ位置検出手段5を説明する。図2は、ロータ位置検出手段5のうちの1相分を示す回路図である。

【0010】同図に示すように、ロータ位置検出手段5は、抵抗21、22で構成された分圧回路20と、直流成分除去のためのコンデンサ23と、抵抗25およびコンデンサ26で構成された一次遅れフィルタ回路24*

$$T = p \cdot (\phi_{mag} \cdot i_q + (L_d - L_q) \cdot i_d - i_q) \quad \dots (1)$$

ここで、Tはトルク、pは極対数、 ϕ_{mag} は永久磁石による電機子鎖交磁束、 i_d 、 i_q はそれぞれ電機子電流のd軸成分、q軸成分、 L_d 、 L_q はそれぞれd軸インダクタンス、q軸インダクタンスを示す。

【0018】電機子電流の振幅を1とし、q軸に対する

*と、抵抗28、29、30および比較器31で構成された比較回路27とで構成されている。

【0011】分圧回路20には、入力端32からステータ電機子巻き線端6の端子電圧が入力され、その端子電圧が、前記直流電源の0Vを基準として抵抗21と抵抗22との分圧比によって検出される。

【0012】この検出された端子電圧には、逆起電力の基本波成分以外に前記PWMチョッパ制御による高周波成分、転流後の遅延モードで生じるスパイク電圧、分圧回路20の抵抗21、22のばらつきによる直流分のオフセット等が含まれている。これらを軽減するために、直流成分カットのためコンデンサ23の接続を介し、さらに一次遅れフィルタ24によって高調波成分の低減を行なうとともに90度位相シフトを行なっている。

【0013】比較回路27は、一次遅れフィルタ24の出力と基準電圧34を比較することによって、出力端33にパルス信号としてロータ位置検出信号を出力する。基準電圧34は、直接ステータ電機子巻き線の中性点電圧や、前記一次遅れフィルタ24後の端子電圧を合成して得られる中性点電圧が用いられている。

【0014】90度位相シフトされた検出信号は、検出した自身の相より120度遅れた相のロータ位置検出信号として用いられるため、電流位相角は、ほぼ90度の位置で駆動される。例えばU、V、Wの3相で駆動されている場合、U相の端子電圧で検出された検出信号は、W相のロータ位置検出信号として使用されている。

【0015】ブラシレスDCモータ4のロータとしては、一般に、図3に示されるように、磁路を形成するヨーク12と、カワラ状の界磁用永久磁石13とを有し、ヨーク12の外周表面に前記カワラ状の界磁用永久磁石13を張り付けて形成された表面磁石型と、図4に示されるように、ロータが磁路を形成するヨーク15と、界磁用永久磁石16とを有し、ヨーク15に設けられたスロットに前記界磁用永久磁石16を挿入して形成されている埋め込み磁石型とが使用されている。これらの制御方式として最適な方法が提案されている（森本、上野、武田「埋込磁石型構造PMモータの広範囲可変速制御」平成6年電気学会論文誌D、114巻6号、p662-p667）。

【0016】一般にd-q座標で表した永久磁石を用いたブラシレスDCモータのトルク式は次式で与えられる。

【0017】

電機子電流の位相角（電流位相角）をθとした場合、 i_d 、 i_q は、それぞれ以下のように定義される。

【0019】

$$i_d = I \cdot \sin \theta \quad \dots (2)$$

$$i_q = I \cdot \cos \theta \quad \dots (3)$$

特開平8-331883

(4)

6

5

ここで、 I は、電機子電流の振幅、 θ は q 軸から見た電位相角を示す。

【0020】定義式 (2), (3) 式からトルク式 *

$$T = P \cdot (\phi_{mag} \cdot I \cos \theta + L_1 \cdot I^2 \sin 2\theta) \cdots (4)$$

【0022】ここで、 L_1 は、次式の通りである。

【0023】

$$L_1 = (L_q - L_d) / 2 \quad \cdots (5)$$

図3に示す表面磁石型ロータの場合、 d 軸インダクタンスと q 軸インダクタンスが等しい非突極性 ($L_d = L_q$) を示すため、トルク式 (1) における第2項は0となり、モータのトルクは q 軸電流 i_q に比例して発生する。さらに、(4) 式においても同様に、第2項は0となり電流位相角 θ を0度とすることが最大のトルクを得ることが解る。すなわち、(2), (3) 式より電流位相角 θ を0度とし、 $i_d = 0$ とすることが、非突極性である表面磁石型ロータ構造のブラシレスDCモータにとって、最適な遮断制御法である。これは一般に d 軸電流を0に保つ制御法で $i_d = 0$ 制御と呼ばれている。

【0024】表面磁石型ロータは、図3に示すように、外周面を非磁性のスリーブ14によって覆われており、高回転による永久磁石の飛散を防止している。

【0025】一方、埋め込み磁石型ロータは、図4に示すように、多数の珪素鋼板を積層してなるヨーク15の外周に界磁用永久磁石16によって生ずる磁極が設けられているため、磁石の飛散等の心配がなく、特に高回転化が可能とされている。この埋め込み磁石型ロータは、 d 軸方向の磁気的等価エアギャップに比べて q 軸方向の磁気的等価エアギャップが小さくなるため、 d 軸インダクタンスよりも q 軸インダクタンスが大きい逆突極性 ($L_d < L_q$) を示す。

【0026】このため発生するモータのトルクは、トルク式 (1) から、第1項の q 軸電流 i_q に比例する磁石によるトルクと、第2項の逆突極性により生じるリラクタンストルクによって得られている。従って、トルク式 (4) より、磁石によるトルクとリラクタンストルクの合が最大となる電流位相角 θ (以下、進角 θ と呼ぶ) で制御されるのが、逆突極性である埋め込み磁石型ロータ構造のブラシレスDCモータにとって、最適な遮断制御法である。これは一般にリラクタンストルクを有効に活用する制御法で最大トルク制御と呼ばれている。図5に最大トルク制御を行ったときの、進角 θ とモータトルク T の関係を示す。

【0027】さらに埋め込み磁石タイプの制御法として、リラクタンストルクを横極的に利用した等価弱め界磁制御によって高回転域を拡大させる方法が提案されている。この方式では、モータに印加させる最大印加電圧とモータの逆起電圧が等しくなる遮断領域までは、前記最大トルク制御によって最適な遮断を行なう。通常これ以上の高回転領域では、最大印加電圧とモータの逆起電圧が等しくなるため遮断することができない。しか

* (1) は次式に変換できる。

【0021】

【数1】

し、さらに進角 θ を進めることによって d 軸電流を横極的に流し、 d 軸電機子反作用によって永久磁石の電機子鎖交磁束を等価的に弱めることができる。この等価弱め界磁制御をモータ出力が定出力となるように制御すれば、高回転域の遮断範囲を拡大させることができる。

10 これは一般に最大出力制御と呼ばれている。

【0028】

【発明が解決しようとする課題】前述した従来のロータ位置検出手段5では、一次遅れフィルタ24によって、ステータ電機子巻き端子6の端子電圧から高周波成分をカットするとともに、端子電圧の90度位相シフトを行っているため、一次遅れフィルタ24のカットオフ周波数が数Hzから数十Hz以下に設定されている。

【0029】一方、ロータが回転することによってステータ電機子巻き端子6に発生する逆起電力の基本波成分は、モータ回転範囲により一般的に数百Hz程度まで可変されるため、一次遅れフィルタ24を通過したロータ位置検出手信号の位相は、ブラシレスDCモータ4の回転周波数の増加によって検出遅れを生じてしまうことや、転流後の還流モードでスパイク電圧が発生し、負荷電流の状況によりパルス幅が増加するため検出に誤りが生じてしまう等、正確な転流位相が得られない。特に、高回転で駆動する場合に遅れ位相での遮断となるため、遮断範囲が制限されるとともにモータ効率の低下をまねいていた。

30 【0030】従って、従来のロータ位置検出手段5の構成ではブラシレスDCモータ4の最適な遮断制御を行うことが困難であり、特に埋め込み磁石型ロータ構造の場合、図5に示すようにモータトルクに対して進角 θ が進むように制御していくことが必要であり、モータ性能を十分に生かしきれないという問題がある。

【0031】また、埋め込み磁石型ロータ構造の位置センサレスブラシレスDCモータで、遮断範囲の拡大を行うためには前述したような最大出力制御法が用いられる。

40 【0032】しかし、進角 θ を精密に制御するため高分解能のエンコーダが必要であり、コスト的に高価なことや、多くの位置センサレスブラシレスDCモータの駆動用途が、特殊環境下でのものであり、高分解能のエンコーダやホールセンサ等のロータ位置検出手用のセンサを用いることができないといった問題がある。

【0033】本発明の目的は、ブラシレスDCモータの回転周波数や負荷の変化に左右されることなく、常に正確なロータ位置での検出を行うことが可能なロータ位置検出手段によって、特に、埋め込み磁石型ロータ構造の50 ブラシレスDCモータの遮断範囲を簡易的に拡大させる

(5)

特開平8-331883

7

ことができるブラシレスDCモータの駆動装置を提供することにある。

【0034】

【課題を解決するための手段】このような目的は、下記(1)～(12)の本発明により達成される。

【0035】(1) 3相の電機子巻き線U、V、Wをスター結線したステータと、永久磁石によって磁極対を構成するロータと、複数個の半導体スイッチング素子を備えた120度通電型のインバータと、前記ステータの電機子巻き線端に発生する端子電圧を検出し前記ロータの磁極位置に対応する信号を生成するロータ位置検出手段と、前記ロータ位置検出手段からの信号に基づいて、前記インバータでPWMチャッパ制御による速度調整を行う駆動制御手段とを有するブラシレスDCモータの駆動装置において、前記ロータ位置検出手段は、前記ステータの電機子巻き線端の端子電圧に基づいて、電機子巻き線W-U間の線間電圧Vw-uを生成する第1の線間電圧生成手段と、電機子巻き線U-V間の線間電圧Vu-vを生成する第2の線間電圧生成手段と、電機子巻き線V-W間の線間電圧Vv-wを生成する第3の線間電圧生成手段と、前記第1の線間電圧生成手段から出力された線間電圧Vw-uに関する信号を増幅する第1の増幅手段と、前記第2の線間電圧生成手段から出力された線間電圧Vu-vに関する信号を増幅する第2の増幅手段と、前記第3の線間電圧生成手段から出力された線間電圧Vv-wに関する信号を増幅する第3の増幅手段と、前記線間電圧Vw-uに関する信号と前記第2の増幅手段から出力された信号とを比較する第1の比較手段と、前記線間電圧Vu-vに関する信号と前記第3の増幅手段から出力された信号とを比較する第2の比較手段と、前記線間電圧Vv-wに関する信号と前記第1の増幅手段から出力された信号とを比較する第3の比較手段とを有することを特徴とするブラシレスDCモータの駆動装置。

【0036】(2) 前記ステータの電機子巻き線を流れる電流のd-q座標系におけるq軸に対する位相角を電流位相角θとした場合、前記ロータ位置検出手段は、前記電流位相角θが電気角で30度以上進んだ所定の前記ロータの磁極位置を検出するよう構成されている上記(1)に記載のブラシレスDCモータの駆動装置。

【0037】(3) 前記第1の比較手段は、前記線間電圧Vw-uに関する信号が前記第2の増幅手段から出力された信号より大の場合にハイレベルの信号を出力し、前記第2の比較手段は、前記線間電圧Vu-vに関する信号が前記第3の増幅手段から出力された信号より大の場合にハイレベルの信号を出力し、前記第3の比較手段は、前記線間電圧Vv-wに関する信号が前記第1の増幅手段から出力された信号より大の場合にハイレベルの信号を出力するよう構成されている上記(1)または(2)に記載のブラシレスDCモータの駆動装置。

8

【0038】(4) 前記ロータ位置検出手段は、モータ印加電圧を判別する印加電圧判別手段と、この印加電圧判別手段からの信号に基づいて前記第1、第2、および第3の増幅手段のゲインを変える、第1、第2および第3のゲイン切り替え手段とを有する上記(1)ないし(3)のいずれかに記載のブラシレスDCモータの駆動装置。

【0039】(5) 前記ロータ位置検出手段は、モータ印加電圧を判別するn個(nは2以上の整数)の印加電圧判別手段と、この印加電圧判別手段からの信号に基づいて前記第1、第2および第3の増幅手段のゲインを変える、n個のゲイン切り替え手段とを有する上記(1)ないし(3)のいずれかに記載のブラシレスDCモータの駆動装置。

【0040】(6) 前記印加電圧判別手段に、ヒステリシス回路が付設されている上記(4)または(5)に記載のブラシレスDCモータの駆動装置。

【0041】(7) 前記駆動制御手段は、前記ロータ位置検出手段からの信号を、PWMチャッパ制御のチャップオン時に合わせて検出するチャップオン検出手段と、前記チャップオン検出手段からの信号を開放相に合わせて選択する開放相選択手段と、前記開放相選択手段からの信号に基づいて所定のエッジを検出するエッジ検出手段とを有する上記(1)ないし(6)のいずれかに記載のブラシレスDCモータの駆動装置。

【0042】(8) 前記ロータ位置検出手段により所定の前記ロータの磁極位置が検出されたとき、この検出に同期して、転流信号を出力するよう構成されている上記(1)ないし(7)のいずれかに記載のブラシレスDCモータの駆動装置。

【0043】(9) 前記ロータ位置検出手段により所定の前記ロータの磁極位置が検出されたときから、前記ロータが所定の位相シフト量回転した後に、転流信号を出力するよう構成されている上記(1)ないし(7)のいずれかに記載のブラシレスDCモータの駆動装置。

【0044】(10) 前記位相シフト量を設定するシフト量設定手段を有する上記(9)に記載のブラシレスDCモータの駆動装置。

【0045】(11) 前記シフト量設定手段による位相シフト量の設定は、少なくとも前記ロータの回転数に応じて変更される上記(10)に記載のブラシレスDCモータの駆動装置。

【0046】(12) 前記シフト量設定手段による位相シフト量の設定は、前記ロータの回転数およびモータ電流に応じて変更される上記(10)に記載のブラシレスDCモータの駆動装置。

【0047】

【発明の実施の形態】以下、本発明のブラシレスDCモータ(位置センサレスブラシレスDCモータ)の駆動装置を添付図面に示す好適実施例に基づき詳細に説明す

(6)

特開平8-331883

9

10

る。

【0048】(実施例1)以下に本発明の実施例1について添付図面を参照して説明する。

【0049】図6は、本発明のブラシレスDCモータの駆動装置の構成例を示すブロック図である。

【0050】同図に示すように、ブラシレスDCモータの駆動装置は、3相の電機子巻き線(励磁コイル)をスター結線したステータ41と永久磁石によって磁極(磁極対)を構成するロータ42とで構成されたブラシレスDCモータ(モータ)40と、チョッパ制御による速度調整を行う120度通電型の電圧型インバータ(以下、インバータと呼ぶ)43と、チョップオン時の逆起電力を利用したロータ位置検出手段44と、このロータ位置検出手段44の出力(信号と同義)によってインバータ43を駆動制御する駆動制御手段45とで構成されている。

【0051】3相の電機子巻き線をスター結線したステータ41の各相励磁コイルU、V、Wは、インバータ43の出力側に接続されている。このインバータ43の入力側には直流電源Edが印加されており、各トランジスタのP側に直流電源EdのEd+、N側にEdのEd-が接続されている。このインバータ43は、各々P側の還流ダイオードDa+、Db+、Dc+が接続されたP側のトランジスタ(半導体スイッチング素子)Ta+、Tb+、Tc+と、各々N側の還流ダイオードDa-、Db-、Dc-が接続されたN側のトランジスタ(半導体スイッチング素子)Ta-、Tb-、Tc-とから構成されている。

【0052】駆動制御手段45は、図7に示すように、各相の励磁コイルのうち2つの巻き線を選択して、P側トランジスタとN側トランジスタを一組組み合わせた励磁パターンで順次導通させ、これによりステータ41に回転磁界を形成しロータ42を回転させる。さらに、前記励磁パターンのP側トランジスタあるいはN側トランジスタのいずれか一方について、PWMチョッパ制御により導通、遮断(以下、導通をチョップオン、遮断をチョップオフと呼ぶ)を交互に繰り返し、チョップオン、チョップオフのデューティ比を可変することによって投入電力を調整し速度調整を行っている。この時ステータ41の各相励磁コイルU、V、Wには、直流電源EdのEd-側を基準にして端子電圧Vu、Vv、Vwが得られる(基準は直流電源EdのEd+側あるいはEd-側どちらをとってもよいが、本実施例ではEd-側を基準にする)。

【0053】次に、これらの端子電圧波形について述べる。図8は、ブラシレスDCモータ40における進角0度の場合のU相、V相、W相の逆起電力(逆起電圧)ea、eb、ecと、駆動信号との関係を示す図である。この場合、いかなる位相においても、各トランジスタのうち、P側の所定の一相と、それとは異なるN側の所定の一相の2つのトランジスタのみが作動している。従って、各相の端子電圧には、1周期内で2回(電気角で60度間隔が2回)、P側とN側両方のトランジスタとともに作動しない期間が存在する。以下、この期間を「開放期間」、この状態にある相を「開放相」と呼ぶ。

【0054】前記「進角」とは、ステータの電機子巻き線(励磁コイル)を流れる電流のd-q座標系におけるq軸に対する位相角(電流位相角)をいう。

【0055】ここで、開放期間のチョップオン時の端子電圧について検討する。図9は、チョッパ制御でTa+ - Tb-が導通時の等価回路を示す回路図である。同図に示すように、Ta+とTb-に駆動信号が入力され、Ta+からTb-に電流iが導通した、いわゆるU相とV相が導通したチョップオン時を仮定する。この時、開放相であるW相の端子電圧Vwは以下のように表せる。

【0056】まず、電流iが流れるループから次式が成立する。

【0057】

$$Ed = 2(L \cdot di/dt + ri) + ea - eb + 2 \cdot VCE \dots (6)$$

$$L \cdot di/dt + ri = Ed/2 - (ea - eb)/2 - VCE \dots (7)$$

この時、開放相であるW相の端子電圧Vwは、下記式で表される。

※40

$$Vw = VCE + L \cdot di/dt + ri - eb + ec \dots (8)$$

上記(7)式を(8)式に代入すると次式が得られる。★ ★ 【0059】

$$Vw = Ed/2 + ec - (ea + eb)/2 \dots (9)$$

ここで、図10(a)に示すように、逆起電力が完全な対称波形であると仮定すると、開放相であるW相の逆起電力ecが0VとなるP点付近では、ea = -ebである。

$$Vw = Ed/2 + ec \dots (10)$$

この関係は、P側チョッパあるいはN側チョッパといつてもPWMチョッパ制御の方式には関係なく成立し、いずれのチョッパでもチョップオン時であれば上記(10)

式を満足する開放相端子電圧が得られる。

【0061】さらに上記(10)式から、開放相端子電圧Vwは、直流電源Edの1/2の電位を基準に、逆起

(7)

特開平8-331883

11

電力 e_c に応じて変化する（上下に振れる）ことが判る。すなわち、チャップオン時において、開放相端子電圧 V_w が $E_d/2$ となる時点（ $e_c = 0$ となる時点）が、進角0度の転流点よりも電気角で30度進んだ検出タイミングとなっている。

*

$$V_u = E_d - V_{CE}$$

であり、V相端子電圧 V_v は、

$$V_v = 0 + V_{CE}$$

となっている。図10(b)に示すように、W相に対するV相の端子電圧は、

$$V_v - V_w = -e_c - (E_d/2 - V_{CE}) \dots (13)$$

となり、U相に対するW相の端子電圧は、

$$V_w - V_u = e_c - (E_d/2 - V_{CE}) \dots (14)$$

となる。上記(13)式、(14)式に、それぞれ $e_c = 0$ を代入し逆起電力 e_c のP点を求める、 $- (E_d/2 - V_{CE})$ の点で、 $V_v - V_w$ と $V_w - V_u$ とが一致する。一般に V_{CE} は小さな値であり、(13)式、(14)式の両方に含まれているため e_c のP点の検出には影響しない。

【0063】次に、前述したチャップオン時の逆起電力を利用したロータ位置検出手段44について説明する。図11は、ロータ位置検出手段44の構成例を示す回路図である。

【0064】同図に示すように、ステータ41の各電子巻き構端の端子電圧 V_u 、 V_v 、 V_w は、それぞれ、第1の線間電圧生成手段50a、第2の線間電圧生成手段50b、第3の線間電圧生成手段50cに入力され、線間電圧 V_{w-u} 、 V_{u-v} 、 V_{v-w} に変換される。

【0065】前記各線間電圧は、それぞれ、第1の増幅手段80a、第2の増幅手段80b、第3の増幅手段80cに入力され、これら増幅手段80a、80b、80cからの信号（出力）と、前記線間電圧生成手段50a、50b、50cからの信号（出力）は、第1の比較手段66a、第2の比較手段66b、第3の比較手段66cに入力される。前記比較手段66a、66b、66cでは、これらを直接比較し合い、進角0度の転流点よりも電気角で30度以上進んだロータ42の逆極位置を検出し、そのロータ42の磁極位置に対応する信号（磁極位置信号） U_p 、 V_p 、 W_p を生成する。

【0066】このロータ42の磁極位置信号 U_p 、 V_p 、 W_p は、ロータ位置検出手段44から駆動制御手段45に入力され、駆動制御手段45は、その磁極位置信号に基づいて、インバータ43の駆動を制御する。

【0067】次に、各線間電圧生成手段の構成および動作について詳細に述べる。

【0068】第1の線間電圧生成手段50aは、抵抗51、52、53、54と、増幅器55とで構成されている。

【0069】そして、U相の端子電圧 V_u とW相の端子電圧 V_w は、この第1の線間電圧生成手段50aに入力（印加）される。

12

* 【0062】次に、この開放相端子電圧 V_w の逆起電力 e_c が0VとなるP点を検出する方法について述べる。この例の場合、W相の開放期間中、他のU、V相のチャップオン時の状態、すなわち、U相端子電圧 V_u は、

$$\dots (11)$$

$$\dots (12)$$

となり、W相に対するV相の端子電圧は、

$$V_v - V_w = -e_c - (E_d/2 - V_{CE}) \dots (13)$$

$$V_w - V_u = e_c - (E_d/2 - V_{CE}) \dots (14)$$

【0070】すなわち、端子電圧 V_w は、抵抗51を介して増幅器55の+入力端子に入力され、端子電圧 V_u は、抵抗52を介して増幅器55の-入力端子に入力され、U相に対するW相の端子電圧が outputされる。

【0071】この第1の線間電圧生成手段50aは、抵抗53が増幅器55の出力端子と-入力端子との間に接続され、抵抗54が増幅器55の+入力端子から直流電源 E_d の負側に接地するように接続された、いわゆる差動増幅器である。ここで、抵抗51=抵抗52=R1、抵抗53=抵抗54=R2とすると、第1の線間電圧生成手段50aの出力（電圧） V_{w-u} は、

$$V_{w-u} = R2/R1 \cdot (V_w - V_u) \dots (15a)$$

となる。結果として、 $R2/R1$ の比で定まる増幅率で増幅されたW相-U相間の線間電圧を得ている。

【0072】同様に、第2の線間電圧生成手段50bは、抵抗56、57、58、59と、増幅器60とで構成されている。

【0073】そして、V相の端子電圧 V_v とU相の端子電圧 V_u は、この第2の線間電圧生成手段50bに入力される。

【0074】すなわち、端子電圧 V_u は、抵抗56を介して増幅器60の+入力端子に入力され、端子電圧 V_v は、抵抗57を介して増幅器60の-入力端子に入力され、V相に対するU相の端子電圧が outputされる。

【0075】この第2の線間電圧生成手段50bは、抵抗58が増幅器60の出力端子と-入力端子との間に接続され、抵抗59が増幅器60の+入力端子から直流電源 E_d の負側に接地するように接続された、いわゆる差動増幅器である。ここで、抵抗56=抵抗57=R1、抵抗58=抵抗59=R2とすると、第2の線間電圧生成手段50bの出力 V_{u-v} は、

$$V_{u-v} = R2/R1 \cdot (V_u - V_v) \dots (15b)$$

となる。結果として、 $R2/R1$ の比で定まる増幅率で増幅されたU相-V相間の線間電圧を得ている。

【0076】同様に、第3の線間電圧生成手段50cは、抵抗61、62、63、64と、増幅器65とで構成されている。

【0077】そして、W相の端子電圧 V_w とV相の端子

(8)

特開平8-331883

13

電圧 V_v は、この第3の線間電圧生成手段 50c に入力される。

【0078】すなわち、端子電圧 V_v は、抵抗 61 を介して増幅器 65 の+入力端子に入力され、端子電圧 V_w は、抵抗 62 を介して増幅器 65 の-入力端子に入力され、W 相に対する V 相の端子電圧が出力される。

【0079】この第3の線間電圧生成手段 50c は、抵抗 63 が増幅器 65 の出力端子と-入力端子との間に接続され、抵抗 64 が増幅器 65 の+入力端子から直流電源 E_d の負側に接続された、いわゆる差動増幅器である。ここで、抵抗 $61 =$ 抵抗 $62 = R_1$ 、抵抗 $63 =$ 抵抗 $64 = R_2$ とすると、第3の線間電圧生成手段 50c の出力 V_{v-w} は、

$$V_{v-w} = R_2 / R_1 \cdot (V_v - V_w) \dots (15c)$$

となる。結果として、 R_2 / R_1 の比で定まる増幅率で $V_{w-u}(qain) = (1 + R_4 / R_3)$

となる。結果として、 $(1 + R_4 / R_3)$ の比で定まる増幅率で増幅され、 $V_{w-u} < V_{w-u}(qain)$ となる線間電圧を得ている。

【0082】同様にして、第2の線間電圧生成手段 50b の出力 V_{u-v} は、第2の増幅手段 80b に入力される。第2の増幅手段 80b は、抵抗 84、85 と、増幅器 86 とで構成されている。すなわち、第2の増幅手段

$$V_{u-v}(qain) = (1 + R_4 / R_3)$$

となる。結果として、 $(1 + R_4 / R_3)$ の比で定まる増幅率で増幅され、 $V_{u-v} < V_{u-v}(qain)$ となる線間電圧を得ている。

【0083】同様にして、第3の線間電圧生成手段 50c の出力 V_{v-w} は、第3の増幅手段 80c に入力される。第3の増幅手段 80c は、抵抗 87、88 と、増幅器 89 とで構成されている。すなわち、第3の増幅手段

$$V_{v-w}(qain) = (1 + R_4 / R_3)$$

となる。結果として、 $(1 + R_4 / R_3)$ の比で定まる増幅率で増幅され、 $V_{v-w} < V_{v-w}(qain)$ となる線間電圧を得ている。

【0084】次に、各比較手段の動作について詳細に述べる。

【0085】第1の比較手段 66a では、第2の増幅手段 80b の出力 $V_{u-v}(qain)$ と第1の線間電圧生成手段 50a の出力 V_{w-u} とが比較され、 $V_{u-v}(qain) \geq V_{w-u}$ の時に L_o_w 電圧（ローレベルの電圧）が出力され、 $V_{u-v}(qain) < V_{w-u}$ の時に H_i_g_h 電圧（ハイレベルの電圧）が出力され、これによりパルス信号（磁極位置信号） U_p が生成される。

【0086】同様にして、第2の比較手段 66b では、第3の増幅手段 80c の出力 $V_{v-w}(qain)$ と第2の線間電圧生成手段 50b の出力 V_{u-v} とが比較され、 $V_{v-w}(qain) \geq V_{u-v}$ の時に L_o_w 電圧が出力され、 $V_{v-w}(qain) < V_{u-v}$ の時に H_i_g_h 電圧が出力され、これによりパルス信号（磁極位置信号） V_p が生成される。

14

* 増幅された V 相 - W 相間の線間電圧を得ている。

【0080】次に、各増幅手段の構成および動作について詳細に述べる。

【0081】第1の線間電圧生成手段 50a の出力 V_{w-u} は、第1の増幅手段 80a に入力される。第1の増幅手段 80a は、抵抗 81、82 と、増幅器 83 とで構成されている。すなわち、第1の増幅手段 80a は、前記第1の線間電圧生成手段 50a の出力側が増幅器 83 の+入力端子に接続され、抵抗 81 が増幅器 83 の-入力端子から直流電源 E_d の負側に接続され、抵抗 82 が増幅器 83 の出力端子と-入力端子との間に接続された、いわゆる同相増幅器である。ここで、抵抗 $81 = R_3$ 、抵抗 $82 = R_4$ とすると、第1の増幅手段 80a の出力 $V_{w-u}(qain)$ は、

$$V_{w-u} \dots (16a)$$

* 80b は、前記第2の線間電圧生成手段 50b の出力側が増幅器 86 の+入力端子に接続され、抵抗 84 が増幅器 86 の-入力端子から直流電源 E_d の負側に接続するように接続され、抵抗 85 が増幅器 86 の出力端子と-入力端子との間に接続された、いわゆる同相増幅器である。ここで、抵抗 $84 = R_3$ 、抵抗 $85 = R_4$ とすると、第2の増幅手段 80b の出力 $V_{u-v}(qain)$ は、

$$V_{u-v} \dots (16b)$$

★ 80c は、前記第3の線間電圧生成手段 50c の出力側が増幅器 89 の+入力端子に接続され、抵抗 87 が増幅器 89 の-入力端子から直流電源 E_d の負側に接続するように接続され、抵抗 88 が増幅器 89 の出力端子と-入力端子との間に接続された、いわゆる同相増幅器である。ここで、抵抗 $87 = R_3$ 、抵抗 $88 = R_4$ とすると、第3の増幅手段 80c の出力 $V_{v-w}(qain)$ は、

$$V_{v-w} \dots (16c)$$

【0087】同様にして、第3の比較手段 66c では、第1の増幅手段 80a の出力 $V_{w-u}(qain)$ と第3の線間電圧生成手段 50c の出力 V_{v-w} とが比較され、 $V_{w-u}(qain) \geq V_{v-w}$ の時に L_o_w 電圧が出力され、 $V_{w-u}(qain) < V_{v-w}$ の時に H_i_g_h 電圧が出力され、これによりパルス信号（磁極位置信号） W_p が生成される。

【0088】なお、各比較手段 66a、66b、66c としては、それぞれ、主に、コンパレータ等の比較器を用いるのが好ましい。（以下、比較手段を比較器とも呼ぶ）。

【0089】図 12 は、第1の比較手段 66a により、第1の線間電圧生成手段 50a の出力 V_{w-u} と、 $(1 + R_4 / R_3)$ の増幅率で増幅された第2の増幅手段 80b の出力 $V_{u-v}(qain)$ とを比較したときのロータ位置検出の検出タイミングを示す図である。

【0090】同図に示すように、点 H から点 J までの期間（電気角 60 度）が開放期間である。 $V_{u-v}(qain)$ が 50 ピークを示す点 J が進角 0 度を示す。この点 J を基準に

(9)

15

点H方向を進角θとすると、 V_{w-u} と $V_{u-v}(\text{gain})$ との交点で決まる進角θは次式で表せる。

【0091】

$$\theta = (A / (1 + A)) \cdot 60 \dots (17)$$

ここで、(17)式中のAは、増幅率を示す。上記(17)式から増幅率Aによって進角θが決定されることが判る。例えば、A=1の場合、進角θ=30度で検出される。また、A=2とすれば、進角θ=40度となり、容易にロータ位置検出の位相を(電気角で進角30度以上に)進ませることができる。

【0092】このロータ位置検出では、電気角で進角θを30度以上進むように設定するのが好ましく、40度以上進むように設定するのがより好ましく、50度以上進むように設定するのがさらに好ましい。

【0093】ロータ位置検出の位相を前記のように進ませることにより、特に、モータの運転範囲が広がり、これにより、例えば、ブラシレスDCモータの駆動装置を用いたシステム設計の自由度が向上する。

【0094】図13は、図11に示す回路図における各部の信号波形を示すタイミングチャートである。なお、図13中、 $V_{w-u}(\text{gain})$ 、 $V_{u-v}(\text{gain})$ 、 $V_{v-w}(\text{gain})$ は、それぞれ、増幅率Aを約4倍とした場合を示している。

【0095】同図に示すように、ロータ位置検出手段44により、進角θが30度以上進むように設定された磁極位置信号 U_p 、 V_p 、 W_p が生成される。

【0096】ここで得られた前記30度以上進んでいる信号 U_p 、 V_p 、 W_p を基準にして、モータの特性に合わせた進角θへシフトすることによって(例えば、転流のタイミングを所定の進角θまで遅らせることによって)、最適な遮断制御が可能となる。

【0097】シフトの方法としては、特に限定されず、例えば、検出信号をトリガに用い、基準パルスをカウントするカウンタを用いた方法や、マイコンを用い、所望のシフト量をROM等の記憶装置に記憶させ瞬時の回転数に対応したシフト量を読み出し付加する方法等いずれの方法を用いても良い。

【0098】また、シフト量は、回転数のみ、モータ電流値のみ、回転数とモータ電流値、等のいずれかに対比させモータ特性に最適な値に可変しても良い。例えば、図5の関係を満足するようにモータ電流値に対応させてシフト量を可変させることができる。いずれにおいても、本発明におけるロータ位置検出手段44を用いることによって、検出信号を正確に30度以上進むように設定できるため、進角設定のレンジが広がり、運転範囲の拡大に寄与する。

【0099】(実施例2)以下に本発明の実施例2について添付図面を参照して説明する。

【0100】図14は、本発明のブラシレスDCモータの駆動装置のロータ位置検出手段の他の構成例の主要部

特開平8-331883

16

を示す回路図である。

【0101】同図に示すように、このロータ位置検出手段44は、前述した実施例1のロータ位置検出手段44の第1の増幅手段80a、第2の増幅手段80b、第3の増幅手段80cに、それぞれ、第1のゲイン切り替え手段90a、第2のゲイン切り替え手段90b、第3のゲイン切り替え手段90cを接続したものである。これらゲイン切り替え手段90a、90b、90cは、それぞれ、その切り替えを、モータ印加電圧を判別する印加電圧判別手段101の出力 l_1 に基づいて、所定のタイミングで行うようになっている。

【0102】次に、モータ印加電圧を判別する印加電圧判別手段101の動作について詳細に述べる。図15は、印加電圧判別手段101の構成例を示す回路図である。

【0103】モータの印加電圧は、PWMチャップ制御により、トランジスタのチャップオン、チャップオフのデューティ比を可変することによって調整されているので、本実施例では、そのチャップオン、チャップオフの20デューティ比によって、モータ印加電圧を判別する。

【0104】図15に示すように、三角波発生回路204からは、チャッピング周波数の三角波、またはノコギリ波が出力されている。そして、所望のデューティ比を決定する指令電圧 V_0 と、この三角波発生回路204の出力とが比較器205に入力され、該比較器205により、前記指令電圧 V_0 と三角波発生回路204の出力とが比較され、所望のデューティ比に対応する矩形波が出力される。

【0105】本実施例では、所望のデューティ比を決定する指令電圧 V_0 は、比較器208にも入力される。そして、比較器208により、その指令電圧 V_0 と、各ゲイン切り替え手段90a、90b、90cの切り替えタイミングを設定する基準電圧 V_1 とが比較され、H1ビット電圧または、LOW電圧の出力信号 l_1 が出力される。

【0106】なお、所望のデューティ比を決定する方法は、特に限定されず、本発明では、前述した方法の他、例えば、基準発振器と、マイコン内部のタイマ等とを用いた方法を採用しても良い。

【0107】次に、各ゲイン切り替え手段の構成および動作について詳細に述べる。

【0108】図14に示すように、第1のゲイン切り替え手段90aは、抵抗91とアナログスイッチ92が直列に接続され、第2のゲイン切り替え手段90bは、抵抗93とアナログスイッチ94が直列に接続され、第3のゲイン切り替え手段90cは、抵抗95とアナログスイッチ96が直列に接続されたものである。この場合、アナログスイッチ92、94、96は、モータ印加電圧を判別する印加電圧判別手段101の出力信号 l_1 によって同時にON、OFFし、これらアナログスイッチ9

(10)

特開平8-331883

17

2, 94, 96のオン、オフにより、抵抗91, 93, 95が導通、非導通する。

【0109】アナログスイッチ92, 94, 96としては、オン抵抗の低いMOSFET等のスイッチング素子や図16に示すような、フォトモススイッチを用いるのが好ましい。

【0110】フォトモススイッチは、LED206の光で電気的に遮断されたMOSFET207を直接スイッチングすることが可能であり、マイコンのポート等から直接LED202をトリガできるため、印加電圧判別手段101をマイコンで構成した場合等、ロータ位置検出手段44とグランドラインが異なるアプリケーションにおいて都合がよい。

* 【0111】図14に示すように、第1の増幅手段80aは、抵抗81, 82と、増幅器83とで構成されている。この場合、前記第1の線間電圧生成手段50aの出力側が増幅器83の+入力端子に接続され、抵抗81が増幅器83の-入力端子から直流電源Edの負側に接地するように接続され、抵抗82が増幅器83の出力端子と-入力端子との間に接続され、直列接続された抵抗91とアナログスイッチ92が、抵抗82と並列に増幅器83の出力端子と-入力端子との間に接続された、いわゆる同相増幅器が構成される。ここで、抵抗81=R3, 抵抗82=R4, 抵抗91=R5とすると、第1の増幅手段80aの出力Vw-u(qain)は、

$$Vw-u(qain) = (1 + Rz / R3) \cdot Vw-u \dots (18a)$$

$$Rz = (R4 \cdot R5) / (R4 + R5) \dots (19)$$

となる。結果として、 $(1 + Rz / R3)$ の比で定まる増幅率で増幅され、 $Vw-u < Vw-u(qain)$ となる線間電圧を得ている。従って、抵抗91=R5を、アナログスイッチ92によって導通、非導通に切り替えることによって(19)式の合成抵抗Rzを可変させ、 $(1 + Rz / R3)$ の比で定まる増幅率を変えることができる。

【0112】同様にして、第2の増幅手段80bは、抵抗84, 85と、増幅器86とで構成されている。この場合、前記第2の線間電圧生成手段50bの出力側が増幅

* 【0112】図14に示すように、第2の増幅手段80bは、抵抗84, 85と、増幅器86とで構成されている。この場合、前記第2の線間電圧生成手段50bの出力側が増幅

$$Vu-v(qain) = (1 + Rz / R3) \cdot Vu-v \dots (18b)$$

となる。結果として、 $(1 + Rz / R3)$ の比で定まる増幅率で増幅され、 $Vu-v < Vu-v(qain)$ となる線間電圧を得ている。従って、抵抗93=R5を、アナログスイッチ94によって導通、非導通に切り替えることによって(19)式の合成抵抗Rzを可変させ、 $(1 + Rz / R3)$ の比で定まる増幅率を変えることができる。

【0113】同様にして、第3の増幅手段80cは、抵抗87, 88と、増幅器89とで構成されている。この場合、前記第3の線間電圧生成手段50cの出力側が増幅

$$Vv-w(qain) = (1 + Rz / R3) \cdot Vv-w \dots (18c)$$

となる。結果として、 $(1 + Rz / R3)$ の比で定まる増幅率で増幅され、 $Vv-w < Vv-w(qain)$ となる線間電圧を得ている。従って、抵抗93=R5を、アナログスイッチ94によって導通、非導通に切り替えることによって(19)式の合成抵抗Rzを可変させ、 $(1 + Rz / R3)$ の比で定まる増幅率を変えることができる。

【0114】また、第1, 第2, 第3のゲイン切り替え★

$$Vw-u(qain) = (1 + R4 / Rz1) \cdot Vw-u \dots (20)$$

$$Rz1 = (R3 \cdot R5) / (R3 + R5) \dots (21)$$

となる。結果として、 $(1 + R4 / Rz1)$ の比で定まる増幅率で増幅され、 $Vw-u < Vw-u(qain)$ となる線間電圧を得ている。従って、抵抗91=R5を、アナログスイッチ92によって導通、非導通に切り替えることによって(21)式の合成抵抗Rz1を可変させ、 $(1 + R4 / Rz1)$ の比で定まる増幅率を変えることができる。

* 【0113】図14に示すように、第3の増幅手段80cは、抵抗87, 88と、増幅器89とで構成されている。この場合、前記第3の線間電圧生成手段50cの出力側が増幅

* 【0114】また、第1, 第2, 第3のゲイン切り替え★

【0115】この場合、第1の増幅手段80aの出力Vw-u(qain)は、

【0116】図17は、図5の特性をもつ埋め込み磁石型ロータ構造のブラシレスDCモータを用いて、実際に本発明の構成でゲインを可変させたときのモータ特性の変化を測定したときのグラフである。

【0117】同図に示すように、裸特性S1は、進角0度を、S2は進角20度を、S3は進角30度を、S4

(11)

特開平8-331883

19

は進角40度を測定した結果である。但し、進角30度未満の裸特性S1、S2については、本発明のロータ位置検出手段44の出力をシフトすることによって得られている。

【0118】裸特性S1は、ロータ位置検出手段44の出力を進角30度とし、シフト量を固定で-30度付加した(30度遅らせた)ものである。裸特性S2は、ロータ位置検出手段44の出力を進角30度とし、シフト量を固定で-10度付加したものである。

【0119】また、実験においては、印加電圧判別手段101の出力L1を手動で動作させ、裸特性S3とS4を個別に測定している。

【0120】図17の結果から、回転数は進角0度の最大値8000 rpmから進角40度で9500 rpmへと1500 rpmアップしている。また、トルクとしては、7800 rpmで比較すると、進角0度の最大トルクを1(0.4 N·m)とすると進角40度では、それの約5倍(1.98 N·m)のトルクを得ている。

【0121】図18は、6000 rpmで進角θを変更したときのモータ効率を示すグラフであり、図19は、6000 rpmで進角θを変更したときのインバータ効率を示すグラフである。

【0122】この場合、図18中のE1は、モータ負荷トルク1 N·mで、E2は、モータ負荷トルク2 N·mで、E3は、モータ負荷トルク3 N·mで、それぞれ、進角を20度から40度まで振った時のモータ効率である。

【0123】また、図19中のF1は、モータ負荷トルク1 N·mで、F2は、モータ負荷トルク2 N·mで、F3は、モータ負荷トルク3 N·mで、それぞれ、進角を20度から40度まで振った時のインバータ効率である。

【0124】これらの結果から、進角を20度から40度へ進めた時のモータ効率は、1.5%程度低下し、インバータ効率は、0.5%程度低下するため総合効率でおよそ2%程度低下していることが判る。

【0125】以上から判るように、通常の運転では効率等を考慮して、定格点で出力トルク当たりのモータ電流が少なくなるような進角θ、すなわち定格トルクでモータの出力トルクが最大となる進角θで運転されることが好ましいが、モータ運転中に多少効率を犠牲にしても、ワンポイントでもう少し回転数とトルクを必要とする場合等に、設定したモータ印加電圧によって進角を進む側に切り替えることにより、運転範囲の拡大を行うことができる。

【0126】なお、本実施例においては、ゲイン切り替え手段をアナログスイッチと抵抗とを用いて構成しているが、この他、例えば、アナログスイッチと抵抗の代わりに、FETを用い、そのFETを能動領域で動作させり、FETを用い、そのFETを能動領域で動作させり、

$$V_{w-u(qain)} = (1 + R_{z2}/R_3) \cdot V_{w-u} \dots (22)$$

20

* 抵抗値を連続して可変させる方法を採用することができる。

【0127】また、モータ印加電圧によってゲインを切り換えるが、モータ回転数、モータ電流によってもゲインを切り換えることができる。

【0128】(実施例3)以下に本発明の実施例3について添付図面を参照して説明する。

【0129】図20は、本発明における1相分の増幅手段(第1の増幅手段)80aの他の構成例を示す回路図である。なお、第2、第3の増幅手段80b、80cについては、この第1の増幅手段80aと同様に構成されるため、以降説明を省略する。

【0130】同図に示すように、本実施例におけるロータ位置検出手段44は、前述した実施例1のロータ位置検出手段44の第1の増幅手段80aの抵抗82に対し、並列に、n個(nは2以上の整数)のゲイン切り替え手段901、902...90nを接続したものである。これらゲイン切り替え手段901、902...90nは、それぞれ、その切り替えを、個別に設けたn個の印加電圧判別手段101、102...10nの出力L1、L2...Lnに基づいて、所定のタイミングで行うようになっている。

【0131】次に、モータ印加電圧を判別するn個の印加電圧判別手段101、102...10nについて説明する。図21は、印加電圧判別手段の構成例を示す回路図である。

【0132】同図に示すように、所望のデューティ比を決定する指令電圧V0は、n個の比較器301、302...30nに入力される。そして、n個の比較器301、302...30nにより、その指令電圧V0と、n個のゲイン切り替え手段901、902...90nの切り替えタイミングを設定するn個の基準電圧V1、V2...Vnとが比較され、High電圧またはLow電圧の出力信号L1、L2...Lnが出力される。

【0133】図20に示すように、ゲイン切り替え手段901は、抵抗911と、アナログスイッチ921とが直列に接続されたものである。同様に、この他のゲイン切り替え手段902...90nも、それぞれ、抵抗912...91nと、アナログスイッチ922...92nとが直列に接続されたものである。アナログスイッチ921...92nは、それぞれ、モータ印加電圧を判別する印加電圧判別手段101...10nの出力信号L1...Lnによってオン、オフし、これにより抵抗911...91nが導通、非導通する。ここで、抵抗R1=R3、抵抗R2=R4、n個の抵抗911...91n=R51...R51nとすると、第1の増幅手段80aの出力Vw-u(qain)は、

(12)

特開平8-331883

21

$$R_{z2} = 1 / (1/R_4 + 1/R_{511} + \dots + 1/R_{51n}) \dots \quad (23)$$

となる。結果として、 $(1+R_{z2}/R_3)$ の比で定まる増幅率で増幅され、 $V_{w-u} < V_{w-u(qain)}$ となる線間電圧を得ている。従って、n個の抵抗 $R_{11\dots 91n} = R_{511\dots R51n}$ を、アナログスイッチ $921\dots 92n$ によって導通、非導通に切り替えることによって(23)式の合成抵抗 R_{z2} を可変させ、 $(1+R_{z2}/R_3)$ の比で定まる増幅率を連続的に変えることができる。*

$$V_{w-u(qain)} = (1+R_4/R_{z3}) \cdot V_{w-u} \dots \quad (24)$$

$$R_{z3} = 1 / (1/R_3 + 1/R_{511} + \dots + 1/R_{5n}) \dots \quad (25)$$

となる。結果として、 $(1+R_4/R_{z3})$ の比で定まる増幅率で増幅され、 $V_{w-u} < V_{w-u(qain)}$ となる線間電圧を得ている。従って、n個の抵抗 $R_{11\dots 91n} = R_{511\dots R51n}$ を、アナログスイッチ $921\dots 92n$ によって導通、非導通に切り替えることによって(25)式の合成抵抗 R_{z3} を可変させ、 $(1+R_4/R_{z3})$ の比で定まる増幅率を変えることができる。なお、これを図20の構成と組合わせて用いてもよい。これによってモータ駆動中に、駆動範囲を段階的に拡大させることができる。

【0136】(実施例4)以下に本発明の実施例4について添付図面を参照して説明する。

【0137】図22は、本発明における印加電圧判別手段およびその近傍の回路の他の構成例を示す回路図である。

【0138】同図に示すように、本実施例では、前述した実施例2の印加電圧判別手段101に、ヒステリシス回路110が付加されている。

【0139】このヒステリシス回路110は、主に、比較器402とフリップフロップ501によって構成される。

【0140】比較器402の+入力端子には、所望のデューティ比を決定する指令電圧 V_0 が入力され、-入力端子には、ヒステリシスレベルを設定する基準電圧 V_{H1} が入力される。そして、比較器402では、指令電圧 V_0 と基準電圧 V_{H1} とが比較され、 $V_{H1} < V_0$ の時に $H_i g h$ 電圧が出力され、 $V_{H1} \geq V_0$ の時に $L o w$ 電圧が出力される。

【0141】フリップフロップ501は、ブリセットとクリア付きのD型フリップフロップで、独立したデータ(D)、ブリセット(PR)、クリア(CL)、クロック(CLK)入力と、コンプリメンタリ出力Q、NOT Qを持っている。

【0142】データ(D)とクロック(CLK)は、GNDに入力され、 $L o w$ 電圧に固定されている。ブリセット(PR)には、印加電圧判別手段101の比較器301の出力C1が入力され、クリア(CL)には、比較器402の出力C2が入力され、出力NOT Qが次段の第1、第2、第3のゲイン切り替え手段90a、90b、90cへ入力される。各電圧値 V_0 、 V_1 、 V_{H1}

22

*る。

【0134】また、n個のゲイン切り替え手段901\dots 90nを、第1の増幅手段80aの抵抗81に並列接続しても同様に増幅率を変えることができる。

【0135】この場合、第1の増幅手段80aの出力 $V_{w-u(qain)}$ は、

$$V_{w-u(qain)} = (1+R_4/R_{z3}) \cdot V_{w-u} \dots \quad (24)$$

$$R_{z3} = 1 / (1/R_3 + 1/R_{511} + \dots + 1/R_{5n}) \dots \quad (25)$$

は、 V_0 (最大値) $> V_1 > V_{H1}$ の関係になるよう設定する。

【0143】図23は、比較器301、401およびフリップフロップ501の入出力の関係を示す図である。

【0144】同図に示すように、指令電圧 V_0 が $L o w$ レベルから上昇し、 V_1 、 V_{H1} より低い場合(状態1)には、比較器301の出力は $H_i g h$ 電圧(H)となり、比較器402の出力は $L o w$ 電圧(L)となり、フリップフロップ501の出力NOT Qは $H_i g h$ 電圧となる。

20

【0145】次に、指令電圧 V_0 が V_{H1} より高くなった場合(状態2)には、比較器301の出力は $H_i g h$ 電圧、比較器402の出力も $H_i g h$ 電圧となり、フリップフロップ501の出力NOT Qは $H_i g h$ 電圧となる。

【0146】ここで、NOT Qが $H_i g h$ 電圧の場合を第1のゲイン(切り替える以前のゲイン)とし、 $L o w$ 電圧の場合を第2のゲイン(切り替えられたゲイン)とする。

30

【0147】さらに指令電圧 V_0 が上昇し、 V_1 、 V_{H1} より高くなった場合(状態3)には、比較器301の出力は $L o w$ 電圧となり、比較器402の出力は $H_i g h$ 電圧となり、フリップフロップ501の出力NOT Qは $L o w$ 電圧となる。このとき、次段のゲイン切り替え手段によって、第2のゲインに切り替えられ、 V_0 の最大値までこの第2のゲインで運転される。

【0148】次に、指令電圧 V_0 が $H_i g h$ レベルから下昇し、 V_1 より低い場合(状態4)には、比較器301の出力は $H_i g h$ 電圧となり、比較器402の出力は $H_i g h$ 電圧となり、フリップフロップ501の出力NOT Qは $L o w$ 電圧にラッチされる。

40

【0149】さらに指令電圧 V_0 が下昇し、 V_1 、 V_{H1} より低くなった場合(状態5)には、比較器301の出力は $H_i g h$ 電圧となり、比較器402の出力は $L o w$ 電圧となり、フリップフロップ501の出力NOT Qは $H_i g h$ 電圧となる。このとき、次段のゲイン切り替え手段によって、第1のゲインに切り替えられ、 V_0 の最小値までこの第1のゲインで運転される。

50

【0150】図24は、本実施例のT-N特性を示すグラフである。なお、このグラフには、指令電圧 V_0 の最

(13)

23

大値をデューティ比100%としたとき、第1のゲイン切り替え手段90aの切り替えタイミングを設定する基準電圧V1=90%、ヒステリシスレベルを設定する基準電圧VH1=80%とし、増幅率Aの変更によって30度から40度へ進角を進めた場合を示す。

【0151】図24中、A1は、デューティ比90%、進角30度におけるモータ裸特性、A2は、デューティ比90%、進角40度におけるモータ裸特性、A3は、デューティ比100%、進角40度におけるモータ裸特性、A4は、デューティ比80%、進角40度におけるモータ裸特性、A5は、デューティ比80%、進角30度におけるモータ裸特性である。

【0152】同図に示すように、デューティ比を上昇させていく場合には、デューティ比が10%から90%になるまで、モータは、進角30度で運転される。すなわち、デューティ比が90%未満のときは、モータは、A1の内側（グラフの原点側）の領域で運転される。

【0153】デューティ比が90%になると、進角が30度から40度に切り替わり、これにより、デューティ比が90%のまま、モータの回転数が上昇してA2の裸特性上に移行する。すなわち、デューティ比が90%の場合には、モータは、A2上で運転される。

【0154】そして、デューティ比が90%から100%まで、モータは、進角40度で運転される。この場合には、モータは、A2とA3の間の領域で運転される。

【0155】デューティ比を下降させていく場合には、ヒステリシス回路110により、進角の切り替えタイミングが、上昇時のデューティ比90%から80%に変更される。

【0156】従って、デューティ比を下降させていく場合には、デューティ比が100%から80%になるまで、モータは、進角40度で運転される。すなわち、デューティ比が80%を超えるときは、モータは、A3とA4の間の領域で運転される。

【0157】デューティ比が80%になると、進角が40度から30度に切り替わり、これにより、デューティ比が80%のまま、モータの回転数が下降してA5の裸特性上に移行する。すなわち、デューティ比が80%の場合には、モータは、A5上で運転される。

【0158】そして、デューティ比が80%から0%まで、モータは、進角30度で運転される。この場合には、モータは、A5の内側（グラフの原点側）の領域で運転される。

【0159】このように、本実施例では、指令電圧V0の上昇、下降で印加電圧判別手段の出力タイミングにヒステリシスをもたせることによって、運転範囲の拡大を行ふとともに、拡大した領域を任意に運転することが可能となる。

【0160】なお、本実施例では、実施例2の印加電圧判別手段101にヒステリシス回路110が付加されて

特開平8-331883

24

いるが、本発明では、図示の構成に限らず、例えば、前述した実施例3のn個の印加電圧判別手段101...10nに対してn個のヒステリシス回路を付加してもよい。

【0161】（実施例5）以下に本発明の実施例5について添付図面を参照して説明する。

【0162】図25は、本発明のブラシレスDCモータの駆動装置の駆動制御手段45の構成例を示すブロック図である。

10 【0163】同図に示すように、駆動制御手段45は、インバータ43を駆動するインバータドライブ回路8と、ロータ位置検出手段44の検出タイミングに合わせてブラシレスDCモータ40の駆動信号パターンを出力する出力パターン発生回路9と、回転数指令11に従ってPWMチャップバ制御のチャップオン、チャップオフの比率を設定する（チャップオン、チャップオフの比率は可変）PWM信号P1を出力するPWM制御回路（PWM発生回路）10と、チャップオン検出手段71と、開放組選択手段72と、エッジ検出手段73とで構成されている。

【0164】本実施例では、ロータ位置検出手段44の出力（磁極位置信号）Up、Vp、Wpが、それぞれ、チャップオン検出手段71によってPWMチャップバ制御のチャップオン時に合わせて検出される。

【0165】そして、開放組選択手段72により、出力パターン発生回路9の現在の駆動信号パターン出力に合わせて、チャップオン検出手段71の出力の開放組が選択される。

【0166】エッジ検出手段73は、この開放組選択手段72の出力（開放相信号）P2のうちの必要とする任意の一点でのエッジを保持させる（検出する）。このエッジ検出手段73の出力（検出信号）P4およびPWM制御回路10の出力（PWM信号）P1は、それぞれ、出力パターン発生回路9に入力される。

【0167】そして、出力パターン発生回路9から、次の駆動信号パターンがインバータドライブ回路8に入力され、その駆動信号パターンに基づき、該インバータドライブ回路8により、インバータ43の各トランジスタTa+、Tb+、Tc+、Ta-、Tb-、Tc-がそれぞれ駆動される。

【0168】図26は、チャップオン検出手段71、開放組選択手段72およびエッジ検出手段73の構成例を示す回路図、図27は、図26に示す回路の動作を示すタイミングチャートである。

【0169】これらの図に示すように、チャップオン検出手段71は、前記ロータ位置検出手段44の出力Up、Vp、Wpを直流電源Edと絶縁した検出信号Up_s、Vps、Wpsに変換するための絶縁カプラー70a、70b、70cと、3つのAND回路101、102、103からなるANDゲート100と、3つのEX-OR

(14)

特開平8-331883

25

回路111、112、113からなるEX-ORゲート110とで構成される。ANDゲート100には、前記検出信号 U_{ps} 、 V_{ps} 、 W_{ps} と、前記PWM信号 P_1 が入力される。ANDゲート100からは、PWM信号 P_1 のチャップオン期間の信号成分としてデータ信号（パルス信号） U_{ps+} 、 V_{ps+} 、 W_{ps+} が出力される。その論理式は、下記(26a)、(26b)、(26c)式の通りである。

$$[0170] U_{ps+} = U_{ps} \cdot P_1 \dots (26a)$$

$$V_{ps+} = V_{ps} \cdot P_1 \dots (26b)$$

$$W_{ps+} = W_{ps} \cdot P_1 \dots (26c) *$$

$$U_{ps-} = \text{NOT}(U_{ps+}) \cdot P_1 + U_{ps+} \cdot \text{NOT}(P_1) \dots (27a)$$

$$V_{ps-} = \text{NOT}(V_{ps+}) \cdot P_1 + V_{ps+} \cdot \text{NOT}(P_1) \dots (27b)$$

$$W_{ps-} = \text{NOT}(W_{ps+}) \cdot P_1 + W_{ps+} \cdot \text{NOT}(P_1) \dots (27c)$$

[0172] ここで、 $\text{NOT}(U_{ps+})$ 、 $\text{NOT}(V_{ps+})$ 、 $\text{NOT}(W_{ps+})$ 、 $\text{NOT}(P_1)$ は、それぞれ、 U_{ps+} 、 V_{ps+} 、 W_{ps+} 、 P_1 の否定を表す。

[0173] これらデータ信号 U_{ps+} 、 V_{ps+} 、 W_{ps+} 、 U_{ps-} 、 V_{ps-} 、 W_{ps-} は、チャップオン期間に現れる逆起電圧と、スパイク電圧に対応する信号である。

[0174] 開放相選択手段72は、データ選択器121と、3つのAND回路201、202、203からなるANDゲート200と、ORゲート210とで構成される。

[0175] データ信号 U_{ps+} 、 V_{ps+} 、 W_{ps+} 、 U_{ps-} 、 V_{ps-} 、 W_{ps-} は、データ選択器121のデータ信号としてデータ選択器121に入力される。

[0176] 一方、この開放相選択手段72では、出力パターン発生回路9から出力される駆動信号パターン T_{ad+} 、 T_{bd+} 、 T_{cd+} 、 T_{ad-} 、 T_{bd-} 、 T_{cd-} に基づいて、開放相選択信号 S_1 、 S_2 、 S_3 が生成される。

[0177] この場合、出力パターン発生回路9から出力される駆動信号パターン T_{ad+} 、 T_{bd+} 、 T_{cd+} 、 T_{ad-} 、 T_{bd-} 、 T_{cd-} は、ANDゲート200に入力され、このANDゲート200により、信号 K_1 、 K_2 、 K_3 が生成される。これら信号 K_1 、 K_2 、 K_3 は、ORゲート210に入力され、ORゲート210により、開放相選択信号 S_1 が生成される。また、開放相選択信号 S_2 として、駆動信号パターン T_{bd+} を使用し、開放相選択信号 S_3 として、 T_{cd+} を使用する。 K_1 、 K_2 、 K_3 および S_1 の論理式は、それぞれ、(28a)、(28b)、(28c)および(29)式の通りである。

[0178]

$$K_1 = T_{ad+} \cdot T_{cd-} \dots (28a)$$

$$K_2 = T_{bd+} \cdot T_{ad-} \dots (28b)$$

$$K_3 = T_{cd+} \cdot T_{bd-} \dots (28c)$$

26

* EX-ORゲート110には、前記データ信号 U_{ps+} 、 V_{ps+} 、 W_{ps+} と、前記PWM信号 P_1 が入力される。EX-ORゲート110からは、前記PWM信号 P_1 のチャップオン期間の信号成分 U_{ps+} 、 V_{ps+} 、 W_{ps+} に対して電気角でそれ180度位相の遅れたチャップオン期間の信号成分として、データ信号 U_{ps-} 、 V_{ps-} 、 W_{ps-} が输出される。その論理式は、下記(27a)、(27b)、(27c)式の通りである。

[0171]

10 [数2]

$$U_{ps-} = \text{NOT}(U_{ps+}) \cdot P_1 + U_{ps+} \cdot \text{NOT}(P_1) \dots (27a)$$

$$V_{ps-} = \text{NOT}(V_{ps+}) \cdot P_1 + V_{ps+} \cdot \text{NOT}(P_1) \dots (27b)$$

$$W_{ps-} = \text{NOT}(W_{ps+}) \cdot P_1 + W_{ps+} \cdot \text{NOT}(P_1) \dots (27c)$$

$$S_1 = K_1 + K_2 + K_3 \dots (29)$$

これら開放相選択信号 S_1 、 S_2 、 S_3 は、それぞれ、データ選択器121に入力され、データ選択器121により、図28に示す真理値表に従って、前記データ信号 U_{ps+} 、 V_{ps+} 、 W_{ps+} 、 U_{ps-} 、 V_{ps-} 、 W_{ps-} の各々の開放期間のみが選択され、開放相信号 P_2 が输出される。この開放相信号 P_2 は、エッジ検出手段73に入力される。

[0179] エッジ検出手段73は、主に、モノマルチ311と、モノマルチ312とで構成される。

[0180] 前記開放相信号 P_2 は、まず、モノマルチ311に入力される。該モノマルチ311は、開放相信号 P_2 の最初のパルスのエッジ（立ち上がりエッジ）に同期してトリガされ、さらに、順次入力されるパルスのエッジに同期してリトリガされ、これにより、外付け抵抗 R_1 と外付けコンデンサ C_1 の時定数 t_1 によって決定されるパルス幅のパルス信号 P_3 を出力する。

[0181] このモノマルチ311の出力、すなわち、パルス信号 P_3 は、モノマルチ312に入力される。該モノマルチ312は、パルス信号 P_3 の最初のパルスのエッジに同期してトリガされ、これにより、外付け抵抗 R_2 と外付けコンデンサ C_2 の時定数 t_2 によって決定されるパルス幅のパルス信号（検出信号） P_4 を出力する。

[0182] ここで、開放相信号 P_2 は、前記PWM信号 P_1 のチャッピング周期のオン期間に同期した信号として検出される。開放相信号 P_2 には、検出エッジとスパイク電圧によるエッジとが含まれている。このスパイク電圧もチャッピング周期のオン期間に同期して現れ、ブラシレスDCモータの負荷運転によって、モータ電流が増加するのに従い、チャッピング周期のオン期間以内で時間幅が増加し、パルスエッジも増加する。

[0183] このスパイク電圧の発生タイミングは、転流タイミングと一致しているため、隣接する検出エッジとスパイク電圧によるエッジとは、発生時間にチャッピ

(15)

27

ング周期以下の時間差がある。従って、モノマルチ311によって、開放相信号P2に対し時定数t1のパルス幅を持たせた波形成形を行う。モノマルチ311の時定*

1. $5T < t1 (= C1 \cdot R1) < 2 \cdot 0T \dots (30)$
なお、Tは、PWM信号P1のショッピング周波数fcによって決定されるショッピング周期T ($T = 1/fc$)を表す。

【0185】結果としてパルス信号P3を得る。このパルス信号P3の立ち上がりエッジが、進角θが30度以上進んだロータ位置検出信号に対応する。

【0186】ここで、進角θが30度進んだ検出位置を30度シフトした転流を行った場合を仮定すると、パルス信号P3の立ち上がりエッジから次の立ち下がりエッジまでの期間(パルス信号P3のパルス幅)は、30度進んだ検出エッジと、転流後の遅流モードで現れるスパイク電圧の影響とによって定まる。

【0187】モノマルチ312は、パルス信号P3の立ち上がりエッジのみを検出し、時定数t2によって決定されるパルス幅の検出信号P4を出力する。

【0188】結果として、開放相信号P2の最初のパルスの立ち上がりエッジ、すなわち、最初の検出エッジのみが検出され、ブラシレスDCモータの運転で負荷の有無に影響なく、常に正確な30度以上進んだロータ位置検出信号、すなわち、検出信号P4が得られる。

【0189】このように本実施例では、ロータ位置検出手段44の出力に、検出すべきロータ磁極位置の信号に加え、転流後の遅流モードで現れるスパイク電圧が含まれている場合でも、ロータ磁極位置を適正かつ確実に検出することができ、これにより、常に正常な運転を行うことができる。

【0190】なお、本実施例では、論理素子により開放相を選択しているが、本発明では、図示の構成に限定されない。例えば、マイコン等を使用する場合、開放相は、出力される駆動信号パターンにおいて一義的に決まるため、駆動パターンの出力と同時にマイコンから開放相選択信号を出力し、この開放相選択信号に基づいて、データ選択器121が、データ信号Upst+、Vpst+、Wpst+、Upst-、Vpst-、Wpst-の各々開放期間のみを選択し、開放相信号P2を出力するように構成してもよい。

【0191】また、前記データ信号をマイコンに直接取り込み、マイコン内部ですべて処理するような構成であってもよい。

【0192】(実施例6)以下に本発明の実施例6について添付図面を参照して説明する。

【0193】図29は、本発明のブラシレスDCモータの駆動装置の他の構成例を示すブロック図である。なお、前述した実施例5との共通点については説明を省略し、相違点を説明する。

【0194】同図に示すように、本実施例のブラシレス

特開平8-331883

28

*数t1の設定条件は、下記(30)式の通りとするのが好ましい。

【0184】

10 2. 0T... (30)

DCモータの駆動装置は、ロータ位置検出手段44からの磁極位置信号Up、Vp、Wpに基づいて生成された検出信号P4から、ブラシレスDCモータ40の回転数を検出し、この回転数に基づいて、適切な位相シフト量を設定することによって、高効率で広範囲な運転を可能としたものである。

【0185】本実施例では、エッジ検出手段73の出力側に、制御部(シフト量設定手段)400が接続され、制御部400の出力側に、出力パターン発生回路9が接続されている。この場合、エッジ検出手段73から制御部400に検出信号P4が入力され、制御部400は、この検出信号P4に基づいて、出力パターン発生回路9の作動を制御する。

【0186】この制御部400は、例えば、各入力信号をデジタル信号に変換するA/D変換器、I/Oポート、タイマカウンタ(タイマ)、CPUおよびROMやEEPROM等のメモリ等を備えたマイクロコンピュータで構成されており、エッジ検出手段73からの検出信号P4等に基づき適切な位相シフト量を設定するようになっている。

【0187】この場合、制御部400からの最終的に補正処理された位相シフト量によって決定されるタイミングで、転流信号が出力され、この転流信号に基づき、出力パターン発生回路9から、次の駆動信号パターンTa-d+、Tb-d+、Tc-d+、Ta-d-、Tb-d-、Tc-d-がが出力されるようになっている。

【0188】具体的には、表面磁石型ロータ構造のブラシレスDCモータの駆動(i d=0制御)をする場合には、例えば、ロータ位置検出手段44による検出点(検出時点)を電気角で30度進むように設定し、制御部400により30度シフトする(遅らせる)。これにより、常に進角0度の位置での駆動(転流)が可能となる。

【0189】また、磁石埋め込み型ロータ構造のブラシレスDCモータの駆動において、高回転領域での運転範囲を拡大させる場合(弱め界磁制御)には、例えば、下記のようすればよい。

【0200】ロータ位置検出手段44による検出点を電気角で40度以上進むように設定し、低・中回転領域では、制御部400により所定角度シフトし、例えば、進角が20度進む位置で駆動し、リラクタンストルクを活かした効率の良い運転を行う。一方、高回転領域では、制御部400により回転数に応じて所定角度シフトする。これにより、シフト0、すなわち、進角が40度以上進む位置まで、運転範囲が拡大される。

50 【0201】なお、前記低・中回転領域での位相シフト

(16)

特開平8-331883

29

量（シフト量）は、本来、モータ電流、または負荷トルク等に基づいて決定しなければならないが、本実施例では、定格負荷での効率が良くなるような位相シフト量を低・中回転領域において設定している。

【0202】次に、ブラシレスDCモータ40の駆動制御における転流タイミングの制御について説明する。

【0203】図30は、1転流サイクルにおける制御部400の動作を示すフローチャートである。以下、このフローチャートに基づいて説明する。

【0204】まず、ロータ位置検出手段44からの磁極位置信号Up、Vp、Wpに基づいて生成された検出信号P4から、ブラシレスDCモータ40の回転数（ロータ42の回転数）を計測し、その回転数を読み込む（ステップS101）。

【0205】このステップS101では、隣接する2つの検出信号P4の間隔、すなわち、検出信号P4の立ち上がりから次の検出信号P4の立ち上がりまでの時間を計測し、その計測値に基づいて、ブラシレスDCモータ40の回転数を算出する。

【0206】次いで、この回転数に基づいて、制御部400に内蔵されたメモリから位相シフト量のデータを読み出す（ステップS102）。

【0207】この場合、前記メモリには、予め、実験等により収集された回転数に対応する位相シフト量のデータがテーブル化されて記憶されており、このステップS102では、そのメモリから回転数に対応した適切な位相シフト量のデータが読み出される。なお、前記位相シフト量のデータは、時間に換算されたデータとして記憶されている。

【0208】次いで、前記読み出された位相シフト量に基づいて、タイマ時間を設定する（ステップS103）。

【0209】次いで、タイマカウントを開始する（ステップS104）。

【0210】次いで、タイマ時間が経過した（タイムアップ）か否かを判定する（ステップS105）。

【0211】前記ステップS105において、タイマ時間経過前と判断した場合には、ステップS104に戻り、タイマカウントを続行し（ステップS104）、再度、タイマ時間が経過したか否かを判定する（ステップS105）。

【0212】前記ステップS105において、タイマ時間経過と判断した場合には、転流信号を出力する（ステップS106）。

【0213】以上で、この1転流サイクルのプログラム（制御動作）を終了する。

【0214】このように、本実施例では、ロータ位置検出手段44による検出点が電気角で30度以上進むよう設定できるので、ブラシレスDCモータ40の運転範囲が広がる。

30

【0215】また、制御部400により転流のポイントを所定角度シフトする（遅らせる）ことができる所以、低・中回転領域での運転効率を向上させることができるので、

【0216】そして、位相シフト量（転流を遅らせる時間）が、回転数に応じて自動的に設定されるので、より精密な運転制御を容易、かつ確実に行うことができる。

【0217】なお、本実施例では、制御部400は、主に、回転数の読み込み、位相シフトのデータの記憶、タイマカウント等を行っているが、本発明では、これらの他、PWM制御回路10、出力パターン発生回路9の動作、回転数指令11の読み込み、その他デジタル信号の処理等を制御部400が一括して行うように構成してもよい。

【0218】（実施例7）以下に本発明の実施例7について添付図面を参照して説明する。

【0219】図31は、本発明のブラシレスDCモータの駆動装置の他の構成例を示すブロック図である。なお、前述した実施例6との共通点については説明を省略し、相違点を説明する。

【0220】同図に示すように、本実施例のブラシレスDCモータの駆動装置は、前記実施例6の構成に加え、モータ電流を検出する電流検出手段401を有している。この場合、モータ電流は、電流検出手段401によって検出され、そのモータ電流の検出値（モータ電流値）は、電流検出手段401から制御部400に入力される。

【0221】次に、ブラシレスDCモータ40の駆動制御における転流タイミングの制御について説明する。

【0222】図32は、1転流サイクルにおける制御部400の動作を示すフローチャートである。以下、このフローチャートに基づいて説明する。

【0223】まず、ロータ位置検出手段44からの磁極位置信号Up、Vp、Wpに基づいて生成された検出信号P4から、ブラシレスDCモータ40の回転数（ロータ42の回転数）を計測し、その回転数を読み込む（ステップP101）。

【0224】このステップP101では、隣接する2つの検出信号P4の間隔、すなわち、検出信号P4の立ち上がりから次の検出信号P4の立ち上がりまでの時間を計測し、その計測値に基づいて、ブラシレスDCモータ40の回転数を算出する。

【0225】次いで、モータ電流値を読み込む（ステップP102）。

【0226】次いで、前記回転数とモータ電流値とにに基づいて、制御部400に内蔵されたメモリから位相シフト量のデータを読み出す（ステップP103）。

【0227】この場合、前記メモリには、予め、実験等により収集された回転数およびモータ電流値に対応する位相シフト量のデータがテーブル化されて記憶されてお

(17)

31

り、このステップP103では、そのメモリから回転数およびモータ電流値に対応した適切な位相シフト量のデータが読み出される。なお、前記位相シフト量のデータは、時間に換算されたデータとして記憶されている。

【0228】次いで、前記読み出された位相シフト量に基づいて、タイマ時間を設定する（ステップP104）。

【0229】次いで、タイマカウントを開始する（ステップP105）。

【0230】次いで、タイマ時間が経過した（タイムアップ）か否かを判定する（ステップP106）。

【0231】前記ステップP106において、タイマ時間経過前と判断した場合には、ステップP105に戻り、タイマカウントを続行し（ステップP105）、再度、タイマ時間が経過したか否かを判定する（ステップP106）。

【0232】前記ステップP106において、タイマ時間経過と判断した場合には、転流信号を出力する（ステップP107）。

【0233】以上で、この1転流サイクルのプログラム（制御動作）を終了する。

【0234】このように、本実施例でも前述した実施例6と同様に、ロータ位置検出手段44による検出点が電気角で30度以上進むように設定できるので、ブラシレスDCモータ40の運転範囲が広がり、制御部400により転流のポイントを所定角度シフトする（遅らせる）ことができるので、低・中回転領域での運転効率を向上させることができる。

【0235】また、本実施例では、位相シフト量（転流を遅らせる時間）が、回転数およびモータ電流値に応じて自動的に設定されるので、より精密な運転制御を容易、かつ確実に行うことができる。

【0236】よって、高回転領域での運転範囲が拡大されるとともに、特に、低・中回転領域での運転効率が向上する。また、運転範囲全般に渡って（弱め界磁運転をしない場合）、高効率運転が可能となる（特に、埋め込み磁石型ロータ構造のモータの場合に有利である）。

【0237】なお、本実施例では、制御部400は、主に、回転数の読み込み、位相シフトのデータの記憶、タイマカウント、モータ電流値の読み込み（A/D変換）等を行っているが、本発明では、これらの他、PWM制御回路10、出力バターン発生回路9の動作、回転数指令11の読み込み、その他デジタル信号の処理等を制御部400が一括して行うように構成してもよい。

【0238】

【発明の効果】以上説明したように、本発明のブラシレスDCモータの駆動装置によれば、ロータ位置検出手信号を正確に電気角で30度以上進むように設定することができる。このため、進角を設定し得る範囲（角度範囲）が広がり、これにより、ブラシレスDCモータの運転範

特開平8-331883

32

囲を拡大させることができ、また、効率を改善することができる。

【0239】また、印加電圧判別手段と、第1、第2、第3のゲイン切り替え手段とを有する場合には、第1、第2、第3の増幅手段による線間電圧の増幅率を変更することができるので、さらに運転範囲を拡大させることができます。

【0240】また、n個の印加電圧判別手段（nは2以上の整数）と、n個のゲイン切り替え手段とを有する場合には、モータ運転中に、運転範囲を段階的に拡大させることができ可能となる。

【0241】また、前記印加電圧判別手段にヒステリシス回路を付設した場合には、運転範囲を拡大し、拡大した領域を任意に運転することが可能となる。

【0242】また、ロータ位置検出手段からの信号を、PWMチャップ制御のチャップオン時に合わせて検出するチャップオン検出手段と、チャップオン検出手段からの信号を開放組に合わせて選択する開放相選択手段と、開放相選択手段からの信号に基づいて所定のエッジを検出するエッジ検出手段とを有する場合には、特に、ロータの磁極位置を適正かつ確実に検出することができ、よって、正常な運転を行うことができる。

【0243】また、ロータ位置検出手段により所定のロータの磁極位置が検出され、ロータが所定の位相シフト量回転した後に、転流信号を出力するよう構成されている場合には、容易に、ブラシレスDCモータの運転範囲を拡大し、また、効率を向上させることができます。

【図面の簡単な説明】

【図1】従来のセンサレスブラシレスDCモータの駆動装置を示すブロック図である。

【図2】従来のセンサレスブラシレスDCモータの駆動装置のロータ位置検出手段のうちの位相分を示す回路図である。

【図3】表面磁石型ロータを模式的に示す平面図である。

【図4】埋め込み磁石型ロータを模式的に示す平面図である。

【図5】最大トルク制御を行ったときの進角θ-トルクT特性を示すグラフである。

【図6】本発明のブラシレスDCモータの駆動装置の構成例を示すブロック図である。

【図7】本発明におけるブラシレスDCモータの励磁バターンを示す図である。

【図8】本発明において、ブラシレスDCモータにおける進角0度の場合のU相、V相、W相の逆起電力e_a、e_b、e_cと、駆動信号との関係を示す図である。

【図9】本発明におけるチャップ制御でT_{a+}-T_{b-}が導通時の等価回路を示す回路図である。

【図10】本発明における逆起電力の検出タイミングを示す図である。

(18)

特開平8-331883

33

34

【図11】本発明におけるロータ位置検出手段の構成例を示す回路図である。	6	ステータ電機子巻き裸端
【図12】本発明におけるロータ位置検出の検出タイミングを示す図である。	7	駆動制御手段
【図13】図11に示す回路図における各部の信号波形を示すタイミングチャートである。	8	インバータドライブ回路
【図14】本発明におけるロータ位置検出手段の他の構成例の主要部を示すブロック図である。	9	出力パターン発生回路
【図15】本発明における印加電圧判別手段の構成例を示す回路図である。	10	PWM制御回路
【図16】本発明におけるフィトモススイッチの構成例を示す回路図である。	11	回転数指令
【図17】本発明におけるモータ裸特性を示すグラフである。	12	ヨーク
【図18】本発明におけるモータ効率を示すグラフである。	13	界磁用永久磁石
【図19】本発明におけるインバータ効率を示すグラフである。	14	スリーブ
【図20】本発明における第1の増幅手段の他の構成例を示す回路図である。	15	ヨーク
【図21】本発明における印加電圧判別手段の他の構成例を示す回路図である。	16	界磁用永久磁石
【図22】本発明における印加電圧判別手段およびその近傍の回路の他の構成例を示す回路図である。	20	分圧回路
【図23】本発明における比較器およびフリップフロップの入出力の関係を示す図である。	21, 22	抵抗
【図24】本発明におけるT-N特性を示すグラフである。	23	コンデンサ
【図25】本発明における駆動制御手段の構成例を示すブロック図である。	24	一次遅れフィルタ回路
【図26】本発明におけるショップオン検出手段、開放相選択手段およびエッジ検出手段の構成例を示す回路図である。	25	抵抗
【図27】図26に示す回路の動作を示すタイミングチャートである。	26	コンデンサ
【図28】本発明における真理値表を示す図である。	27	比較回路
【図29】本発明のブラシレスDCモータの駆動装置の他の構成例を示すブロック図である。	28~30	抵抗
【図30】1転流サイクルにおける制御部の動作を示すフローチャートである。	31	比較器
【図31】本発明のブラシレスDCモータの駆動装置の他の構成例を示すブロック図である。	32	入力端
【図32】1転流サイクルにおける制御部の動作を示すフローチャートである。	33	出力端
【符号の説明】	34	基準電圧
1 商用電源	35	基準電圧
2 整流回路	40	ブラシレスDCモータ
3 電圧型インバータ	41	ステータ
4 ブラシレスDCモータ	42	ロータ
5 ロータ位置検出手段	43	電圧型インバータ
	44	ロータ位置検出手段
	45	駆動制御手段
	50 a	第1の線間電圧生成手段
	50 b	第2の線間電圧生成手段
	50 c	第3の線間電圧生成手段
	51~54	抵抗
	55	増幅器
	56~59	抵抗
	60, 65	増幅器
	61~64	抵抗
	61~64	抵抗
	66 a	第1の比較手段
	66 b	第2の比較手段
	66 c	第3の比較手段
	70 a, 70 b, 70 c	絶縁カプラ
	71	ショップオン検出手段
	72	開放相選択手段
	73	エッジ検出手段
	80 a	第1の増幅手段
	80 b	第2の増幅手段
	80 c	第3の増幅手段
	81, 82	抵抗

(19)

特開平8-331883

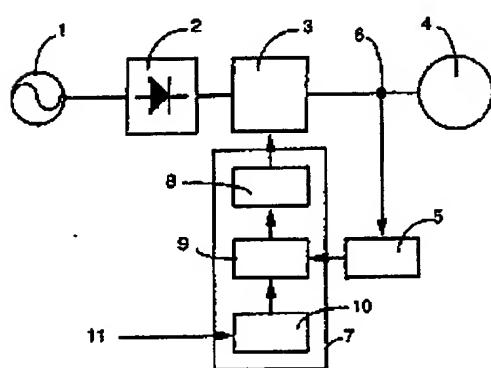
35

83 増幅器
 84, 85 抵抗
 86 増幅器
 87, 88 抵抗
 89 増幅器
 90a 第1のゲイン切り替え手段
 90b 第2のゲイン切り替え手段
 90c 第3のゲイン切り替え手段
 91, 93, 95 抵抗
 92, 94, 96 アナログスイッチ
 101~10n 印加電圧判別手段
 100 ANDゲート
 101~103 AND回路
 110 EX-ORゲート
 111~113 EX-OR回路
 121 データ選択器

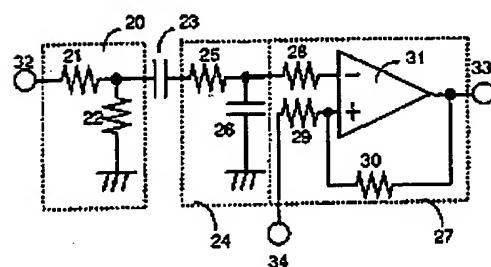
36

* 200 ANDゲート
 201~203 AND回路
 204 三角波発生回路
 205 比較器
 206 LED
 207 MOSFET
 208 比較器
 210 ORゲート
 301~30n 比較器
 10 311, 312 モノマルチ
 400 制御部
 401 磁流検出手段
 402 比較器
 501 フリップフロップ
 S101~S106 ステップ
 * P101~P107 ステップ

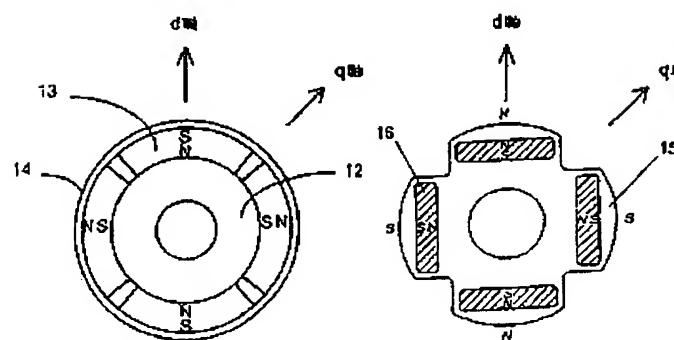
【図1】



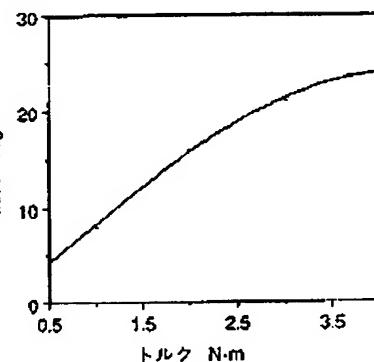
【図2】



【図3】



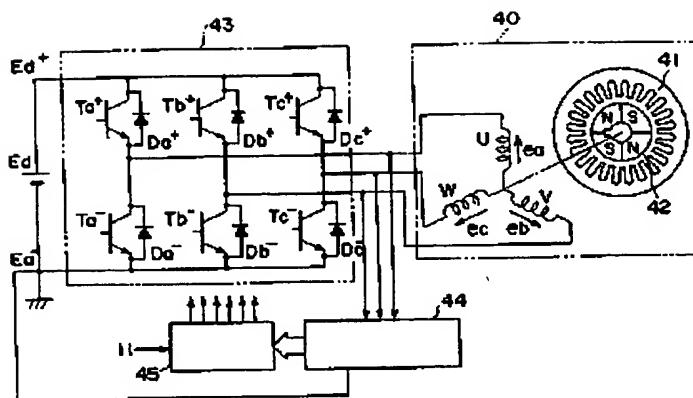
【図4】



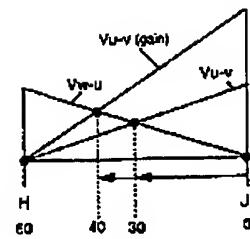
(20)

特開平8-331883

【図6】



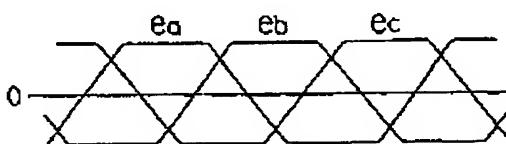
【図12】



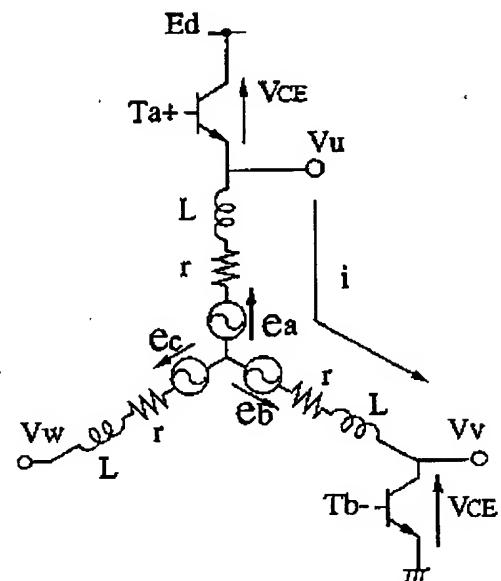
【図7】

出力パターン モード	5	4	3	2	1	0
駆動パターン	U W	U W	U W	U W	U W	U W

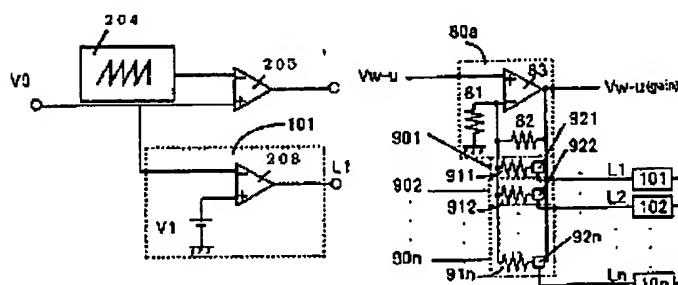
【図8】



P側	Ta+	Tb+	Tc+					
N側	Tb-	Tc-	Ta-	Tb-				
開放相	U	W	V	U	W	V	U	W



【図15】



【図20】

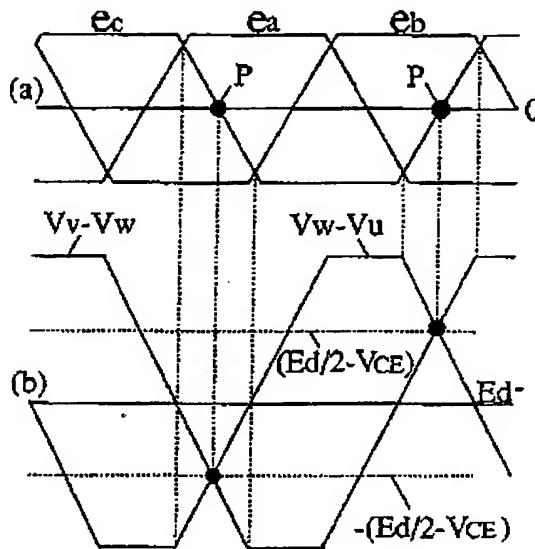
真理値表				
S3	S2	S1	開放相	モード
L	L	L	Wps-	5
L	L	H	Vps+	4
L	H	L	Ups-	3
L	H	H	Wps+	2
H	L	L	Vps-	1
H	L	H	Ups+	0

【図28】

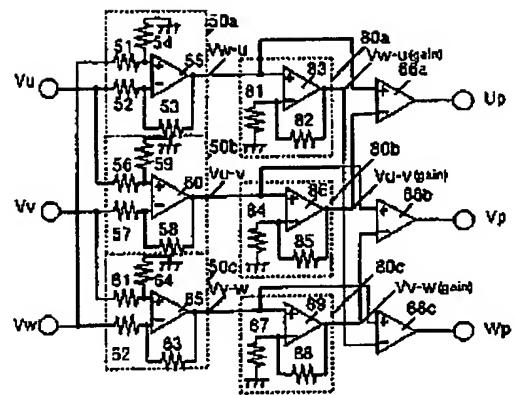
(21)

特開平8-331883

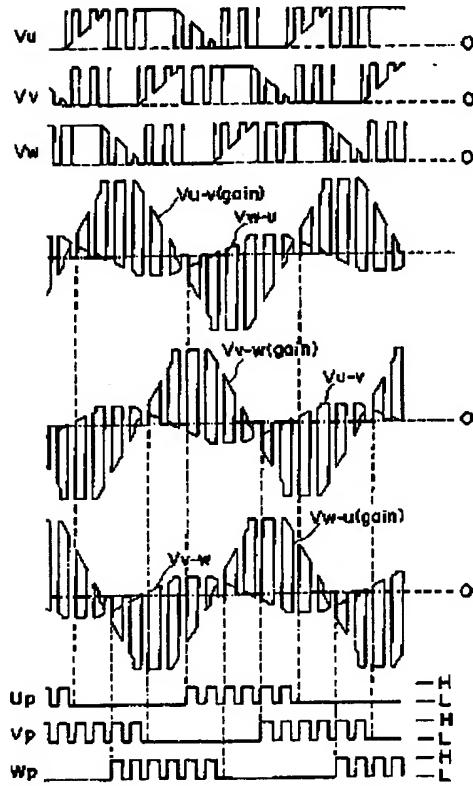
[図10]



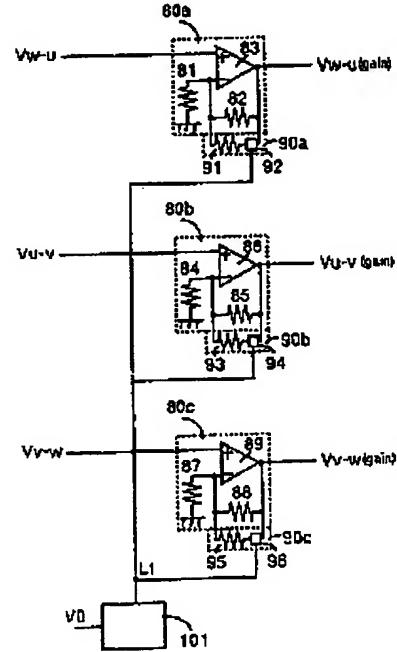
[図11]



[図13]



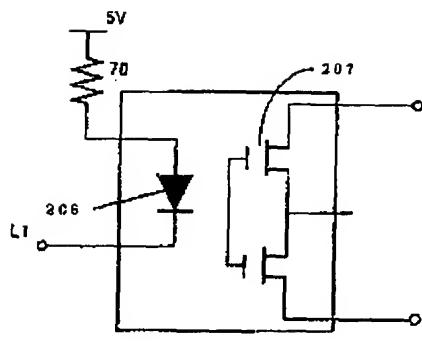
[図14]



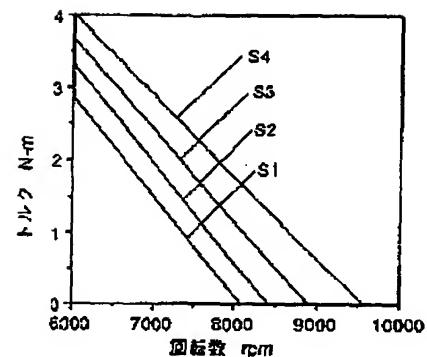
(22)

特開平8-331883

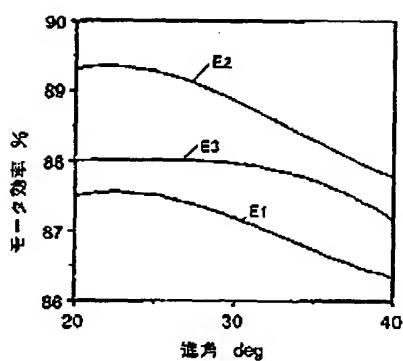
【図16】



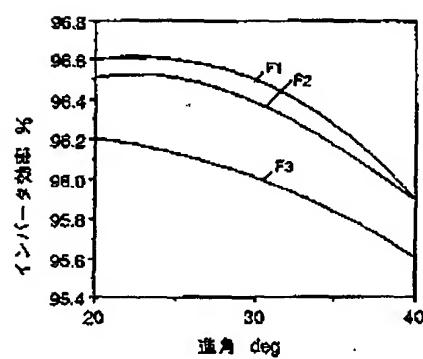
【図17】



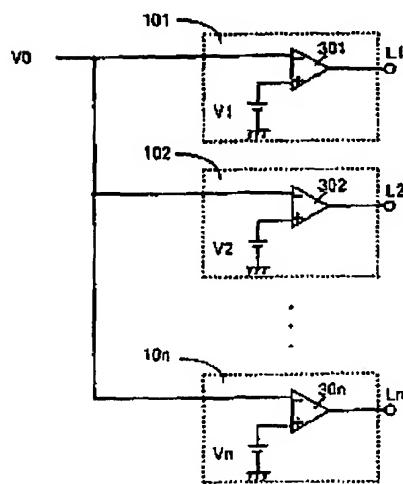
【図18】



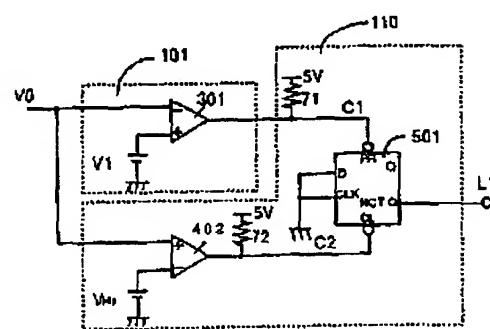
【図19】



【図21】



【図22】



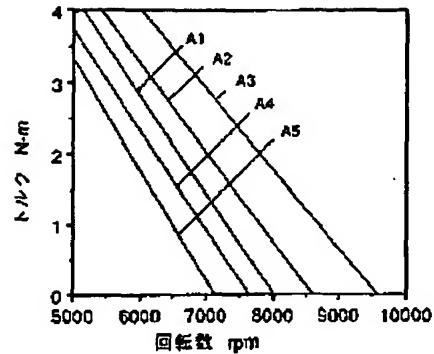
(23)

特開平8-331883

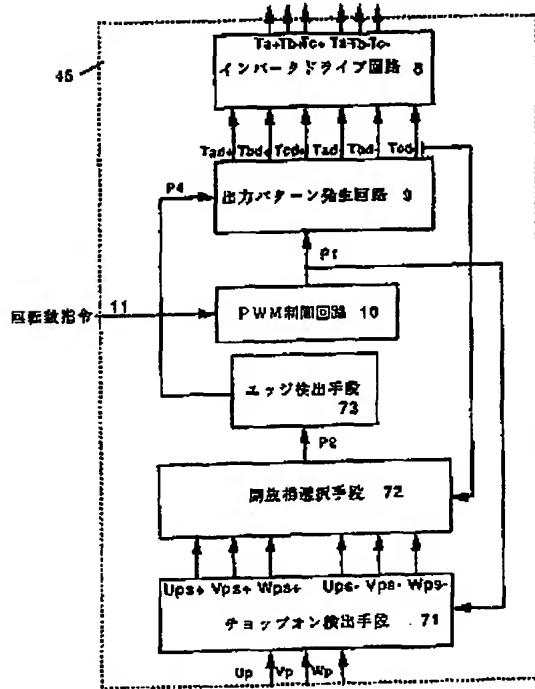
【図23】

状態	301の入力	402の入力	C1	C2	L1
1	$V_0 < V_1$	$V_0 \leq V_{n1}$	H	L	H
2	$V_0 < V_1$	$V_0 > V_{n1}$	H	H	H
3	$V_0 \geq V_1$	$V_0 > V_{n2}$	L	H	L
4	$V_0 < V_1$	$V_0 > V_{n2}$	H	H	L
5	$V_0 < V_1$	$V_0 \leq V_{n2}$	H	L	H

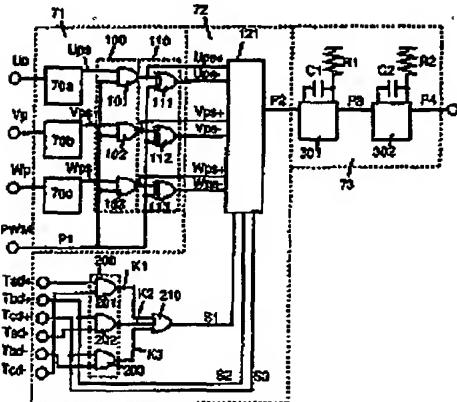
【図24】



【図25】



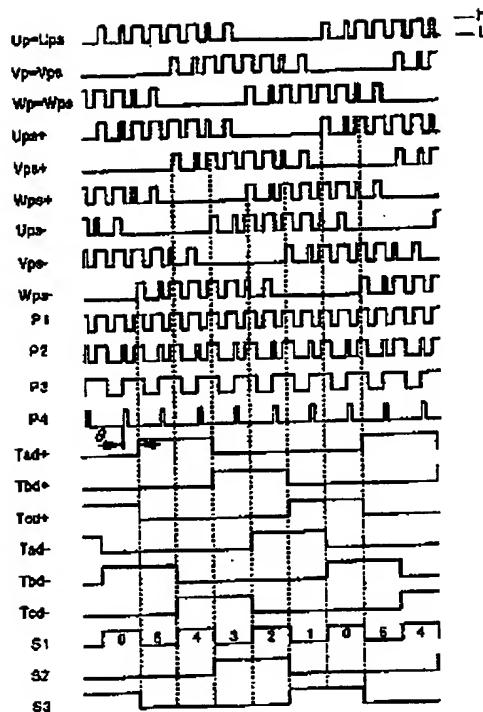
【図26】



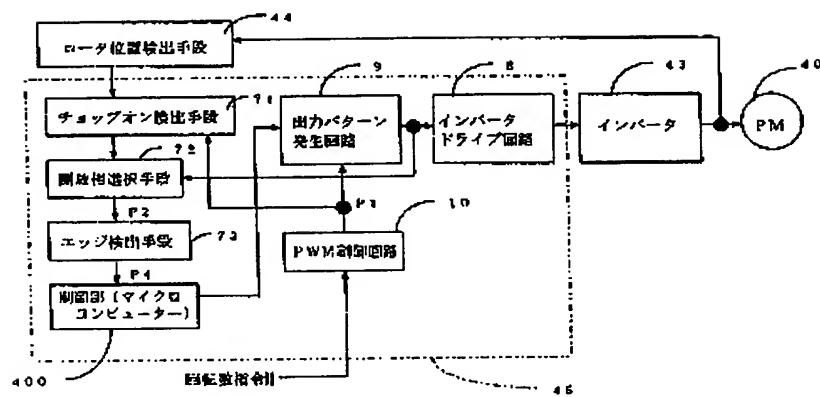
(24)

特開平8-331883

【図27】



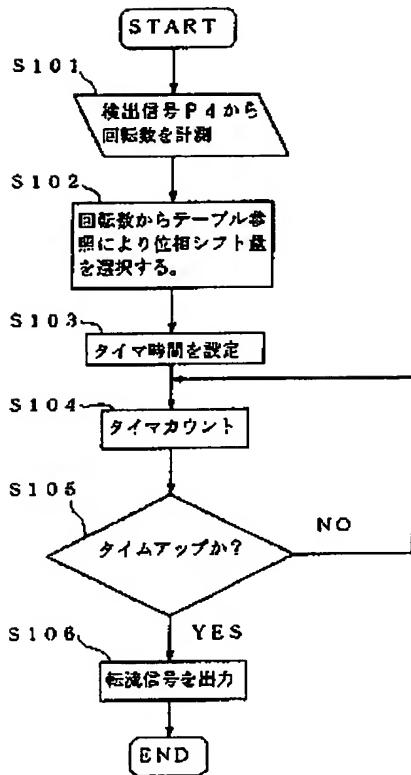
【図29】



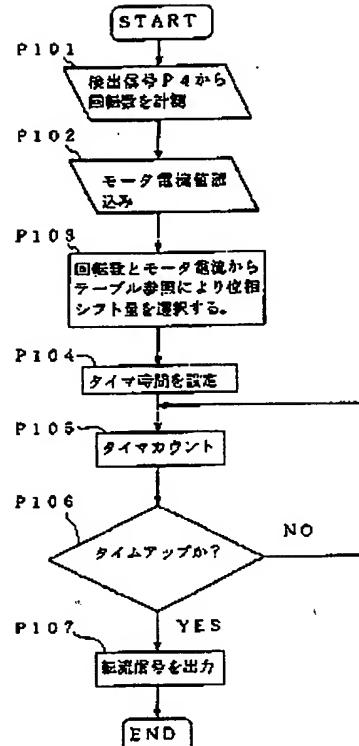
(25)

特開平8-331883

【図30】



【図32】



【図31】

